



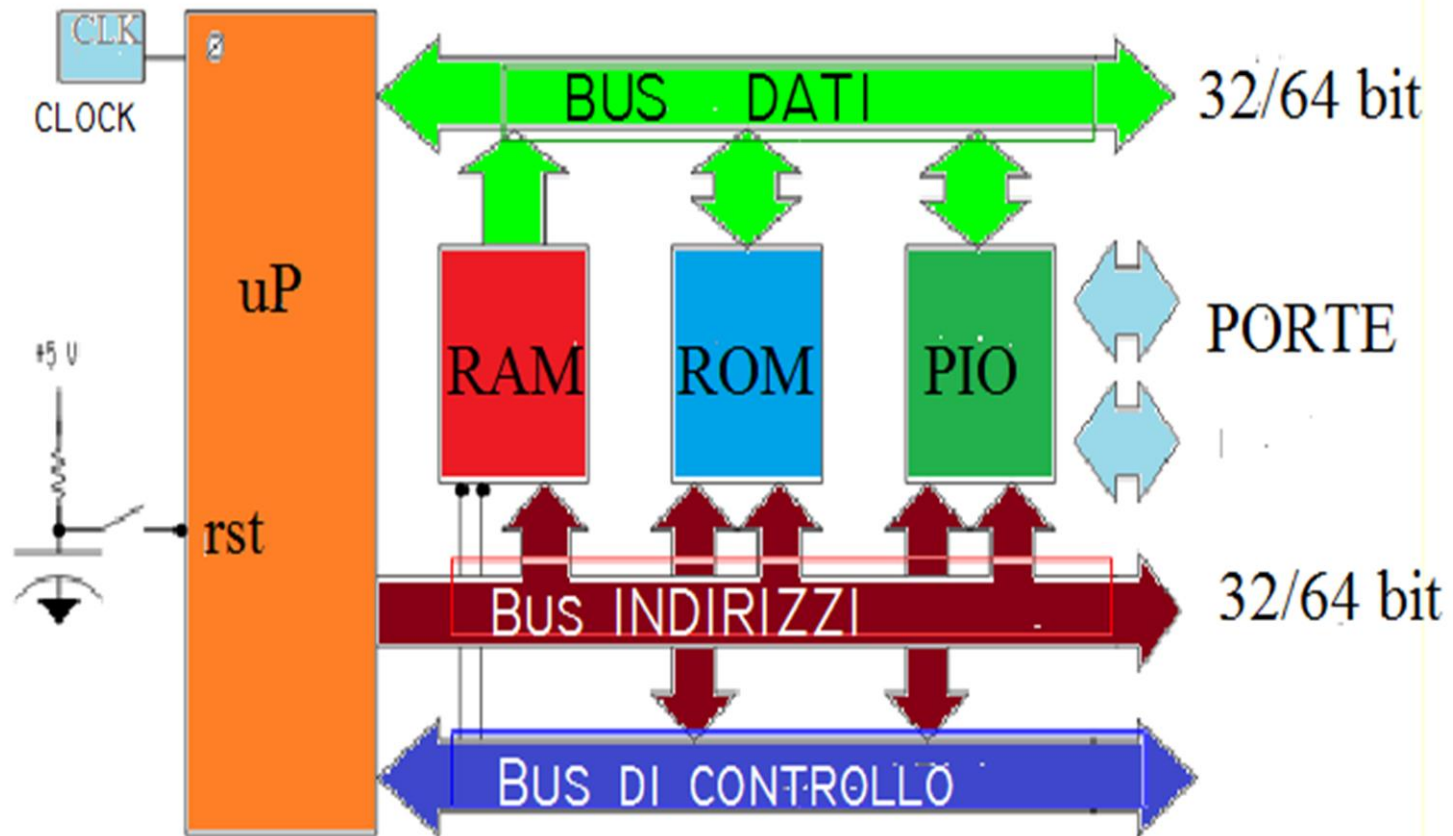
Microprocessori e Microcontrollori Architettura e protocolli di comunicazione

Schede di prototipazione rapida Arduino e Raspberry

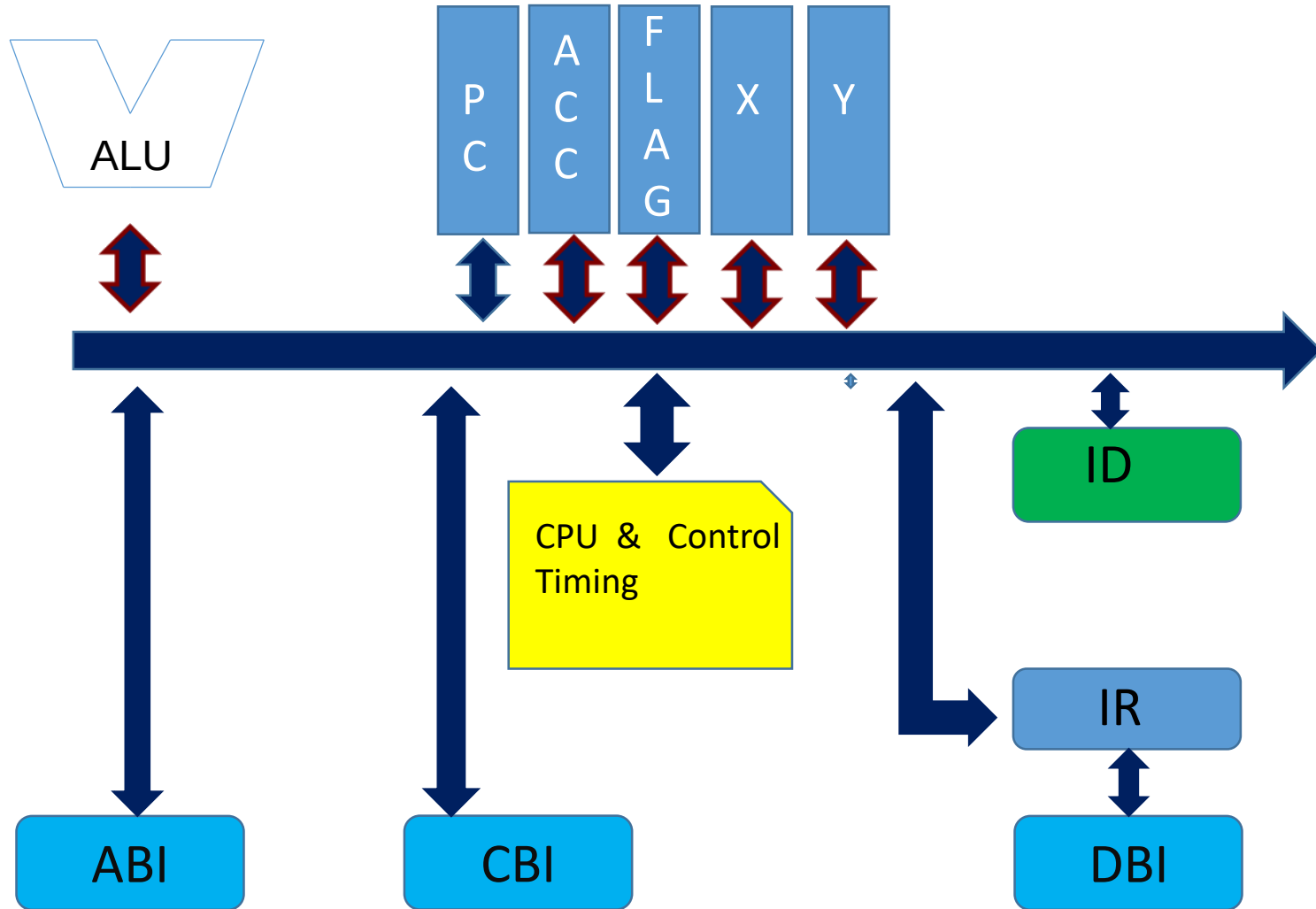
Ing. G. Mangiamele

ENERTEC
RICERCA®

ARCHITETTURA DI UN SISTEMA A MICROPROCESSORE



ARCHITETTURA DI UN MICROPROCESSORE



Il microprocessore è un circuito integrato composto essenzialmente da:

- ALU
- Registri
- Decodificatore di istruzioni
- CPU di elaborazione
- Interfacce verso i BUS esterni

Tutte le parti sono collegate tra di loro tramite uno o più BUS interni

Il **Modulo ALU** (Arithmetic Logic Unit), costituito essenzialmente da circuiti sommatore binari e porte logiche , è l'unità dove si svolgono tutte le operazioni del microprocessore.

E' opportuno ricordare che qualsiasi SOFTWARE è costituito da un programma, quindi una sequenza di istruzioni inserite secondo una logica. Per ciascuna Istruzione letta dal microprocessore, viene sempre eseguita una operazione logica-booleana o di somma binaria.

I **REGISTRI** (memorie interne di lettura e scrittura) contengono tutti i dati fondamentali del microprocessore durante l'esecuzione del programma. L'ampiezza in bit 32 bit , 64 bit, ecc.. dei registri ci indica la tipologia del microprocessore. I principali registri sono :

PC Program Counter

Contiene, istante per istante, cioè ad ogni impulso di clock , l'indirizzo della locazione di memoria dove andare per leggere l'istruzione.

FLAG o REGISTRO DI STATO

Contiene, istante per istante, lo stato del microprocessore.

I principali BIT di FLAG sono :

Bit di ZERO E' uguale a 0 (zero) se l'operazione binaria in corso ha dato risultato 1 (uno) , è uguale a 1 (uno) se il risultato è 0 (zero).

Bit di CARRY - Tiene conto di eventuale riporto binario durante l'operazione in corso. Se c'è riporto il Bit di Carry viene messo a 1 (uno), se non c'è riporto viene resettato a 0 (zero).

Esempio :

$0+1=1$ con riporto 0 $\rightarrow$ ZB=0 CB=0

$1+1=0$ con riporto 1 $\rightarrow$ ZB=1 CB=1

Tra i bit più utilizzati del registro di flag si evidenzia :

Bit di Overflow VB

E' settato a 1 (uno) se il risultato dell'operazione in corso fornisce un valore infinto – classico esempio una divisione per 0

Bit di Negativo NB

E' settato a 1 (uno) se il risultato dell'operazione fornisce un numero negativo

Registro ACC (Accumulatore)

E' un registro che contiene, istante per istante, il risultato dell'operazione che si sta elaborando. Lavora a stretto contatto con l'ALU, una volta eseguita l'operazione, il risultato viene messo in accumulatore

Registri indice X, Y, Z...

Contengono indirizzi di memoria RAM usati nella tecnica di indirizzamento indiretto o di particolari aree della memoria di programma.

Registro di Istruzione

Contiene l'istruzione che si sta elaborando in quel momento

ID - INSTRUCTION DECODER (Decodificatore di Istruzione)

Unità di decodifica del codice dell'istruzione che si sta elaborando .

Avvalendosi del SET di istruzioni, permette di comprendere l'operazione da svolgere, leggendo il codice operativo prelevato durante la fase di fetch.

CPU & Control Timing

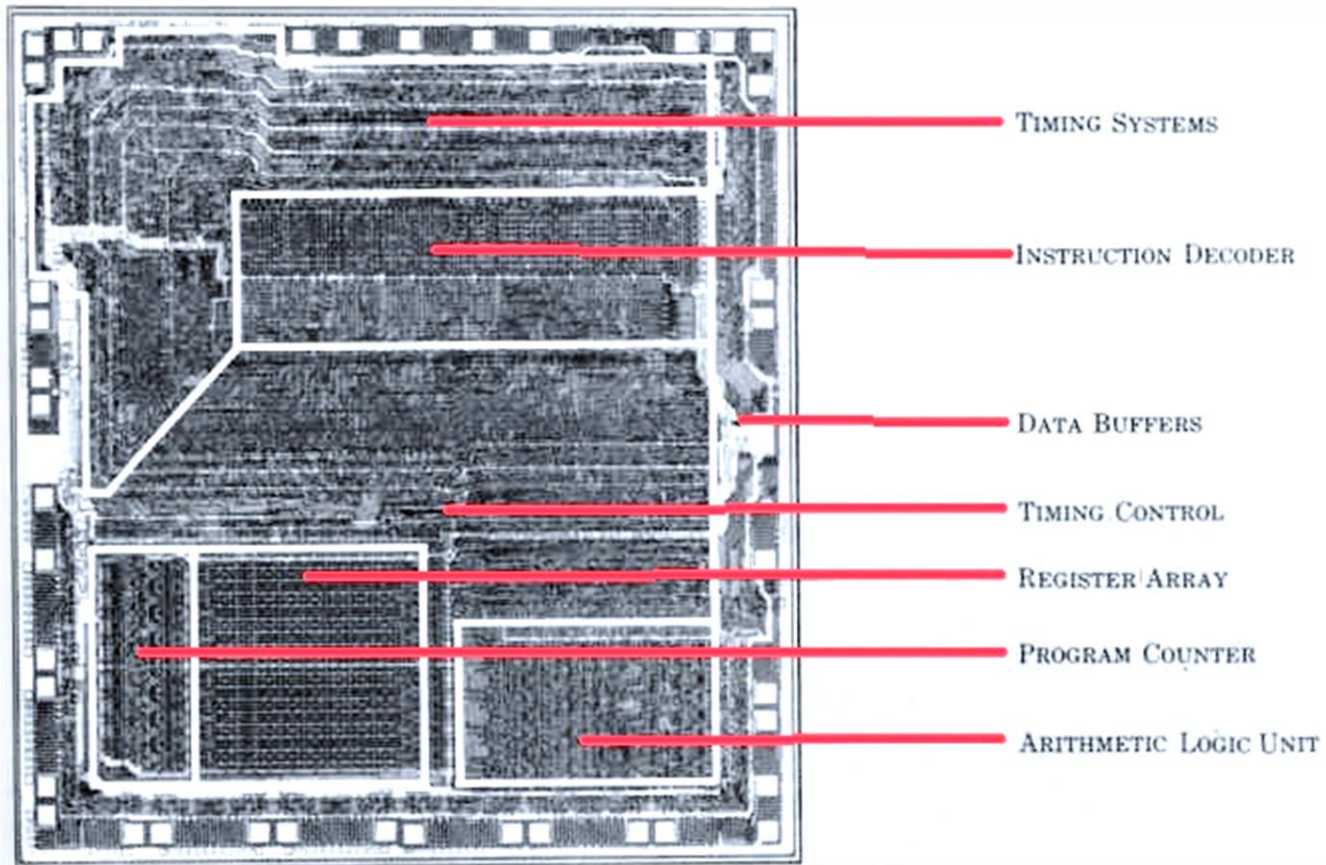
E' il cuore del microprocessore. Il modulo riceve le informazioni dalle altre unità e le comanda, dettandone i tempi.

ABI, CBI , DBI

Moduli di interfaccia verso i BUS Esterni (Indirizzi, Controllo e Dati)

Permettono il collegamento tra i dati binari presenti sul Bus interno con quelli presenti sui Bus esterni e controllano se i dati sono congruenti.

Chip di un Microprocessore con indicazione delle principali UNITA' (ingrandimento 2000x)



L'elaborazione dei dati si basa su un continuo ripetersi di 2 cicli :

FASE di FETCH durante la quale si preleva il codice operativo e si riconosce il tipo di operazione da svolgere.

Il dato prelevato viene decodificato dall'Unità «Instruction Decoder» interna al microprocessore.

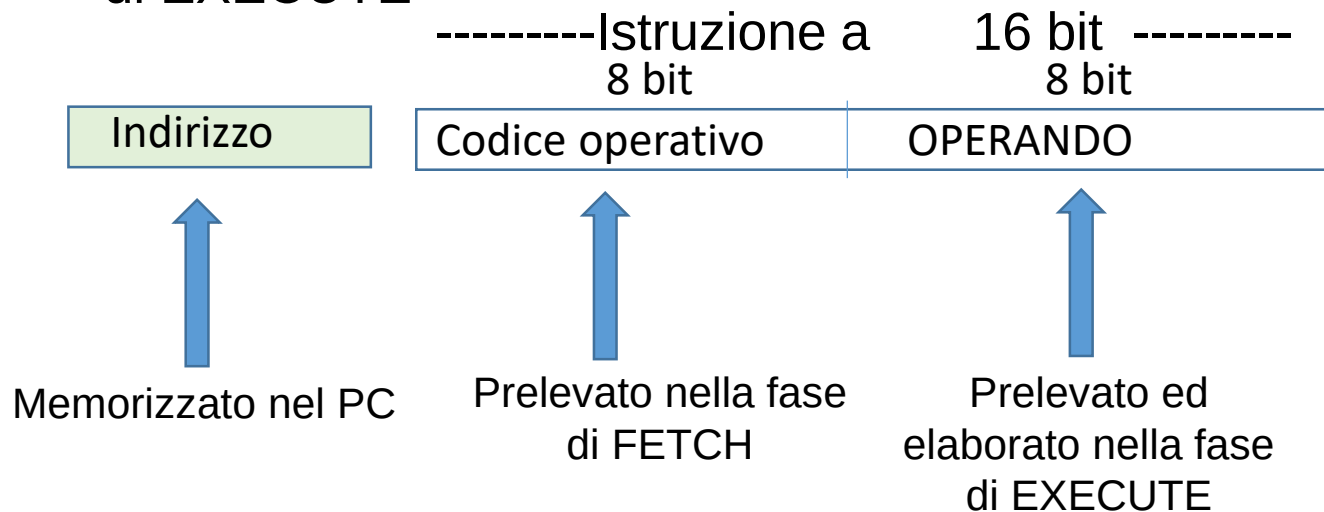
FASE di EXECUTE durante la quale si preleva l'operando e si esegue l'operazione.

I tempi di esecuzione sono scanditi da un CLOCK esterno

Il programma con le istruzioni da eseguire viene memorizzato su di una MEMORIA ESTERNA, generalmente di tipo RAM.

I moderni processori sono composti anche da 8 o 16 CORE , con frequenze di clock fino a 4,5 GHz

Il programma è composto da una lista di istruzioni, ordinate in modo «logico» e viene elaborato generalmente una istruzione per volta ; l'indirizzo dell'istruzione che deve essere elaborata di volta in volta è contenuto nel REGISTRO PROGRAM COUNTER, che viene incrementato automaticamente al termine di ogni fase di EXECUTE



Le tecniche di colloquio con le periferiche

Lo scambio di dati digitali tra microprocessore e periferiche può avvenire in diversi modi, i metodi generalmente più utilizzati sono il Polling e l'Interrupt.

POLLING

La programmazione del software prevede che il microprocessore invii, a ciascuna periferica esterna una richiesta di disponibilità di dati.

La sequenza dello scambio dati è :

1. Il microprocessore invia sull'AB, l'indirizzo della periferica con cui vuol colloquiare e contemporaneamente una richiesta di richiesta di disponibilità dati (IO_REQ);
2. La periferica risponde e comunica l'eventuale disponibilità
3. Il microprocessore legge, dal bus dati, le informazioni in possesso della periferica.

Le periferiche sono totalmente dipendenti dal microprocessore.

Il sistema di acquisizione è lento e viene utilizzato laddove non è necessaria velocità nel sistema.

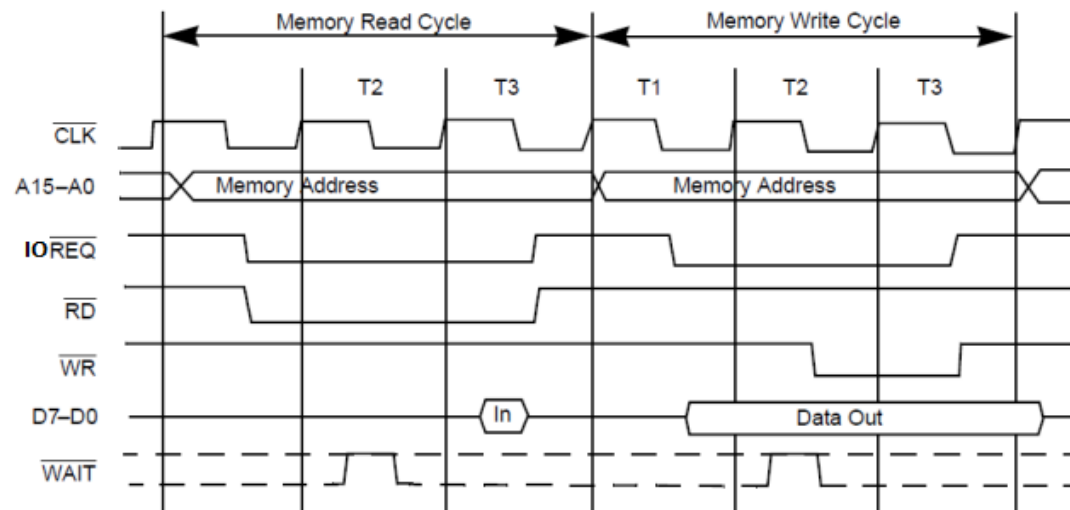


DIAGRAMMA TEMPORALE CICLO POLLING

L' INTERRUPT

Nella tecnica di Interrupt è la periferica che invia una richiesta di interruzione quando ha un dato disponibile. Viene utilizzata quando è preminente la velocità di elaborazione dei dati. La comunicazione avviene tramite il piedino di INT.

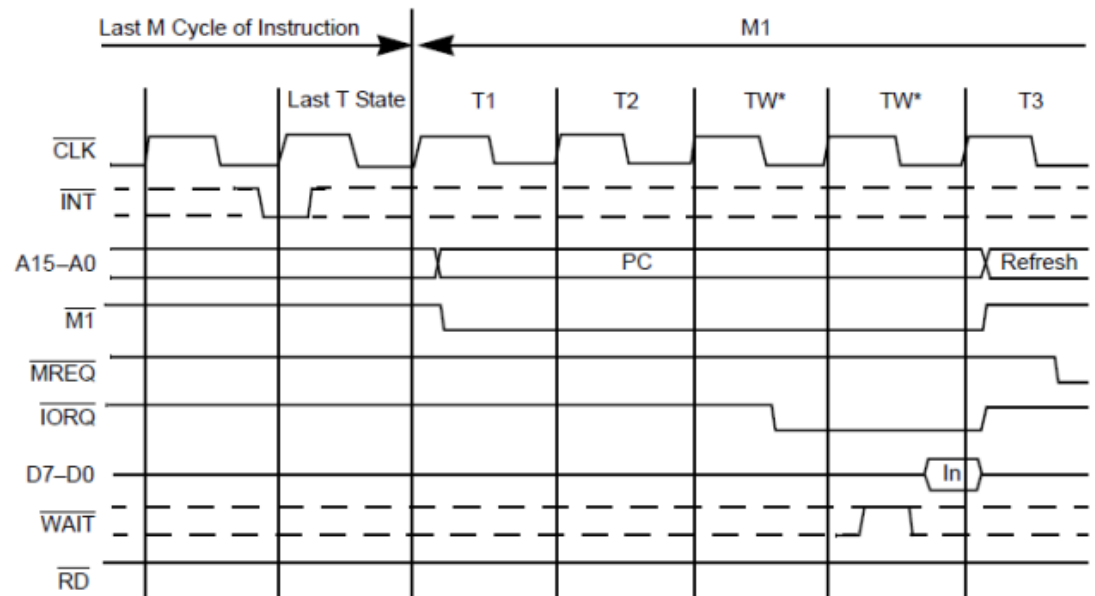
Sarà poi il microprocessore, sulla base della programmazione, decidere se prelevare il dato in quel momento o successivamente.

Solo una periferica, quella a più alta priorità può essere collegata al piedino non mascherabile (NMI); in tal caso il microprocessore viene forzato a prelevare i dati.

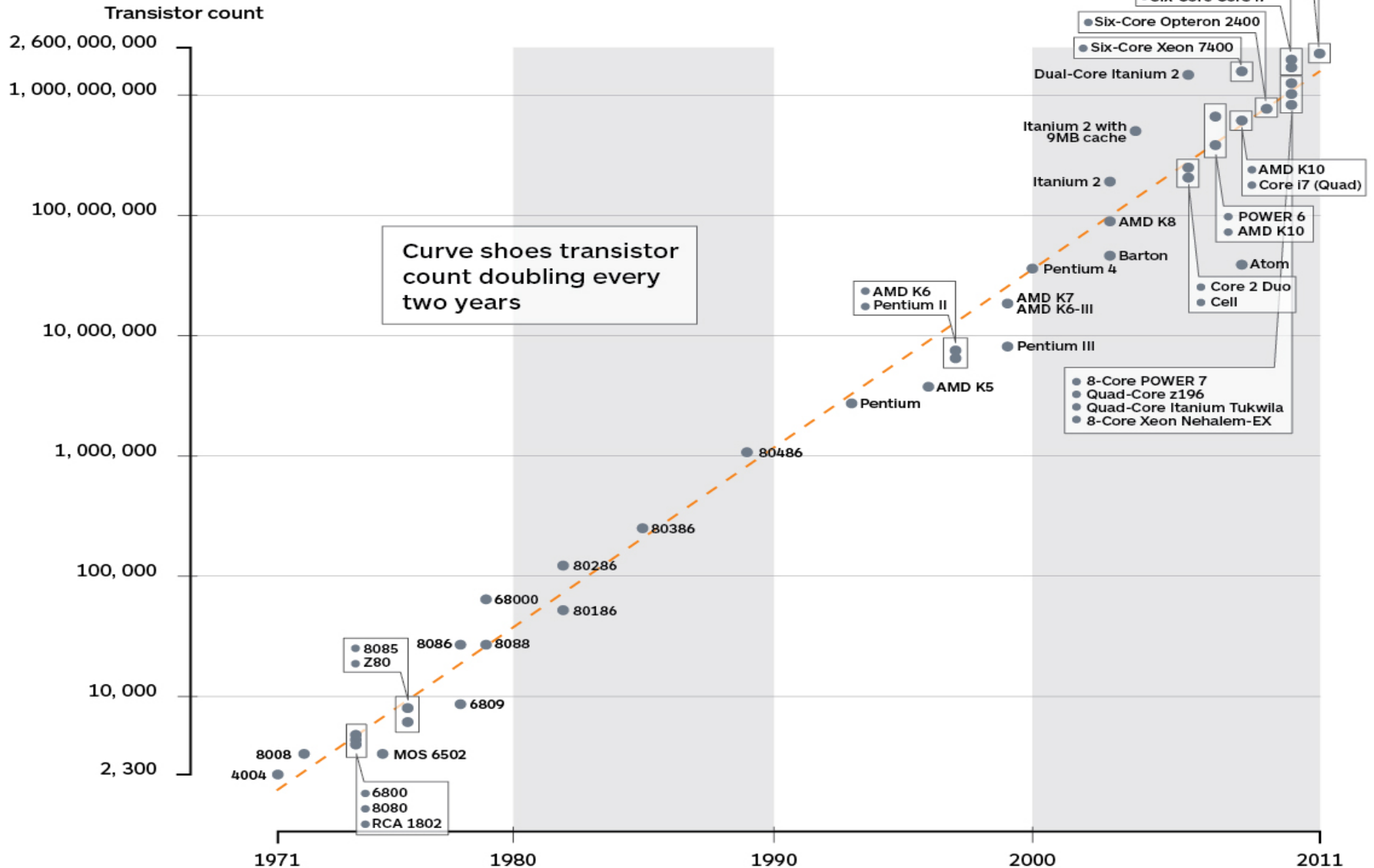
Nel caso di occorrenza dell'Interrupt, il microprocessore salva le informazioni che stava elaborando in un'area di memoria specifica, chiamata STACK di tipo LIFO (o FIFO).

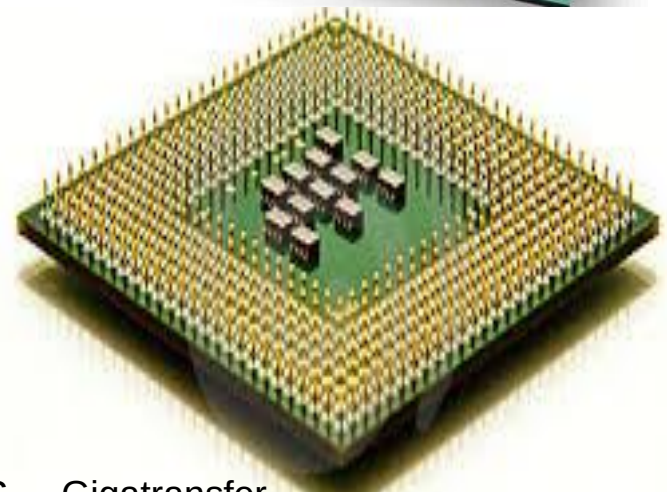
Queste informazioni saranno poi riprese successivamente, al termine dell'operazione di Interrupt.

Da notare che a ciascuna periferica viene assegnato un «livello di IRQ» che indica la priorità in caso di Interrupt. Più basso è il valore più alta è la priorità.

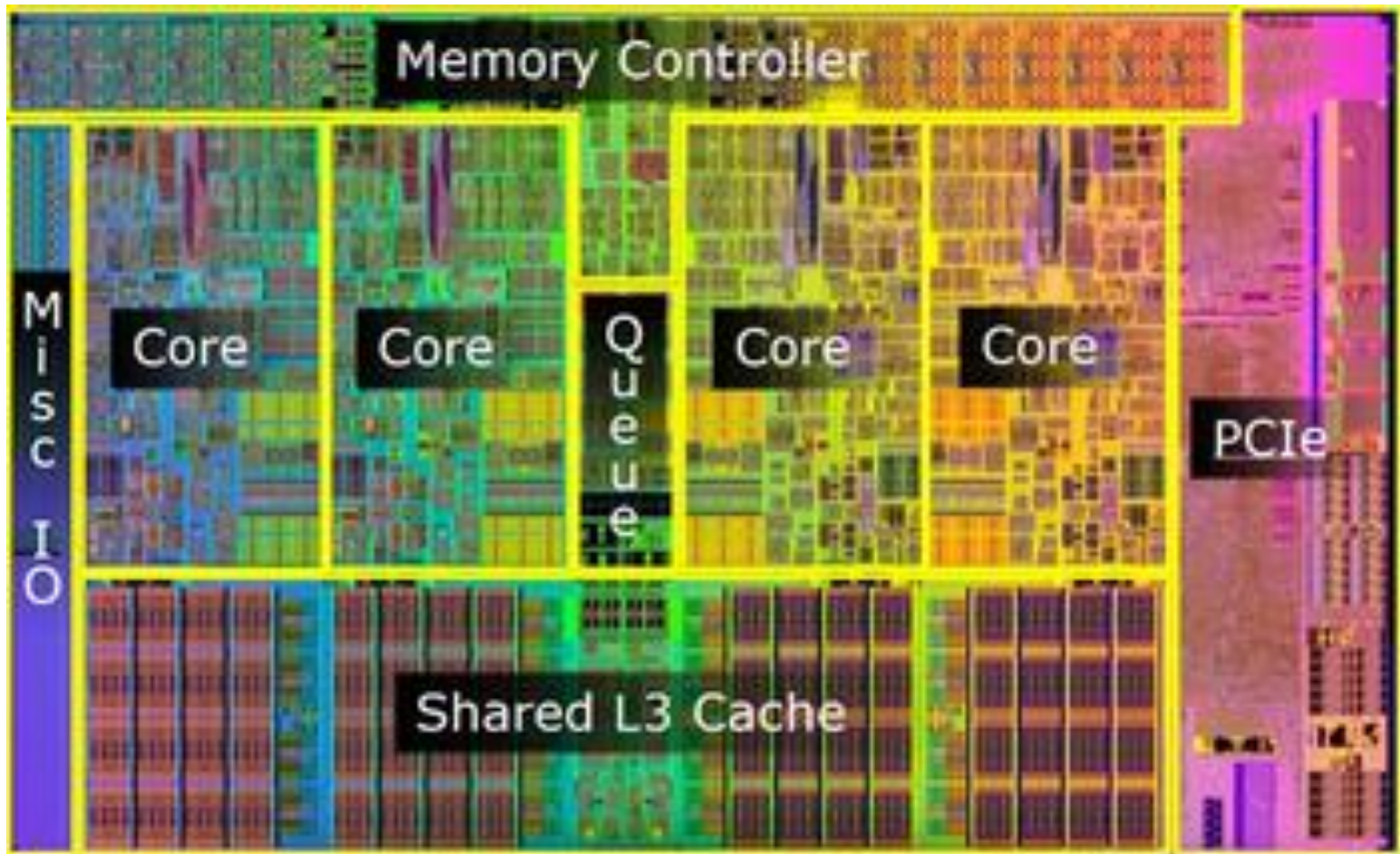


La legge di Moore





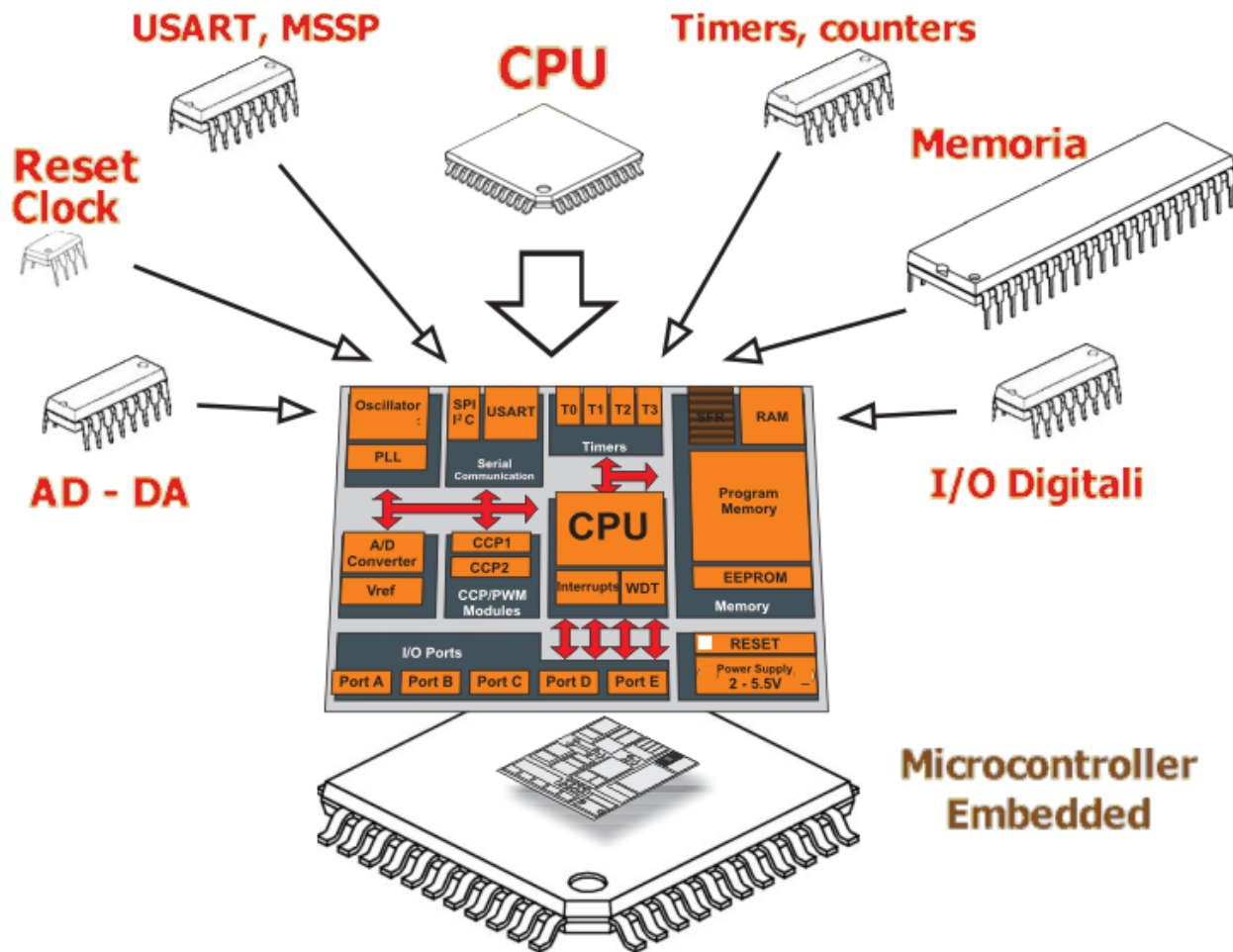
Produttore Intel
 Frequenza CPU 1.6 GHz / 4.2 GHz
 Processo (l. canale MOSFET) 14 nm
 Cache 8 MB Smartcache
 Frequenza QuickPath 2.5 GT/s / 8 GT/s Gigatransfer
 Set di istruzioni x86, MMX, SSE, SSE2, SSE3, SSE4.2, EM64T
 Numero di core 2-10
 Numero di threads 8
 Numero piedini : → 2011 pins



Piano di Diffusione di un micro INTEL Quad core

Il microcontrollore o MCU

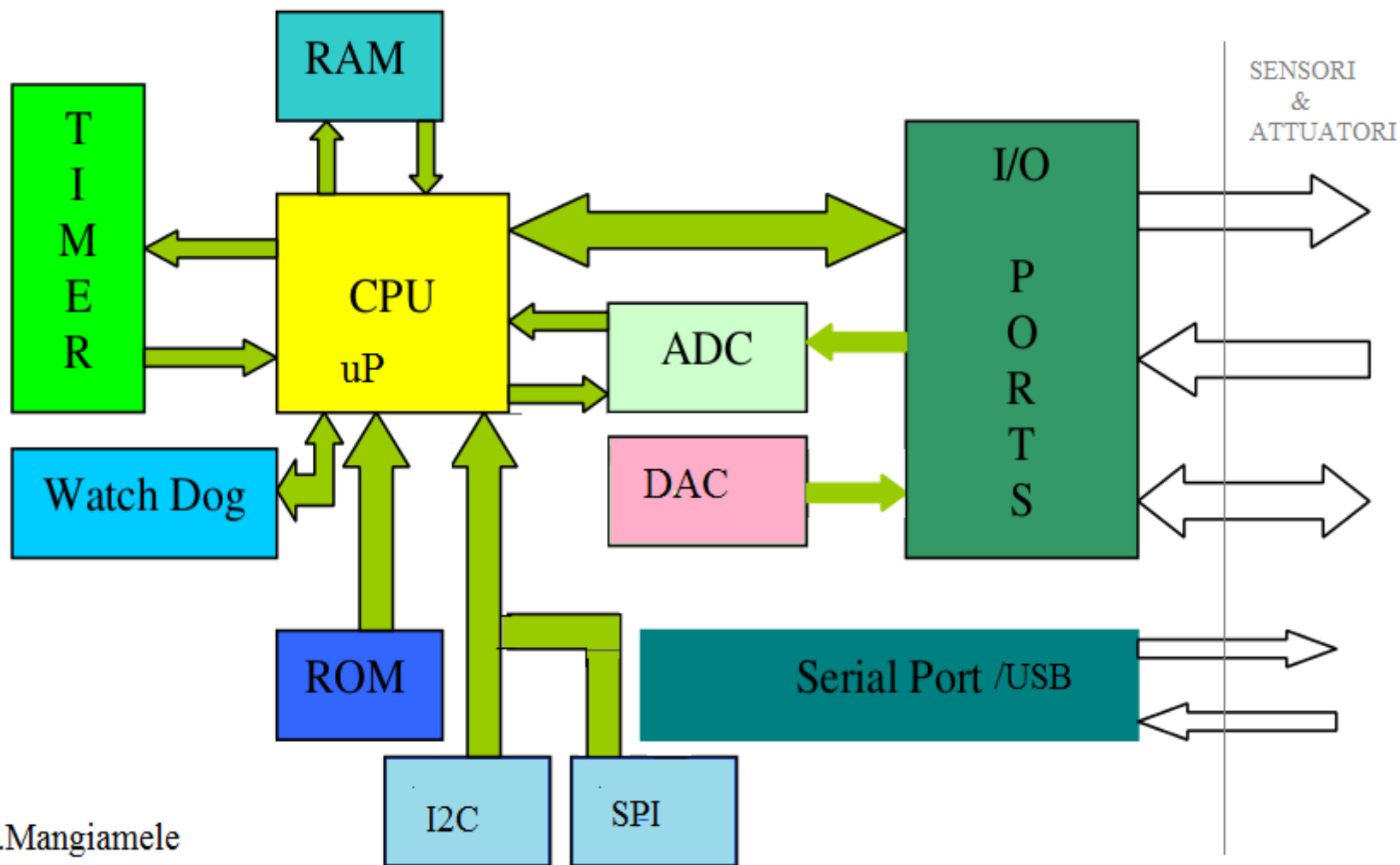
- E' un dispositivo elettronico integrato su singolo chip
- viene utilizzato generalmente in sistemi cosiddetti "embedded", cioè per applicazioni specifiche di controllo digitale.
- È progettato per interagire direttamente con il mondo esterno tramite un programma residente nella propria memoria interna e mediante l'uso di pin specializzati o configurabili dal programmatore.
- I microcontrollori sono disponibili generalmente in tre fasce di capacità elaborativa: 8 bit, 16 bit e 32 bit.
- Per i microcontrollori sono rilasciati sistemi di sviluppo amatoriali e professionali anche in modalità open source.
- A differenza dei microprocessori, il microcontrollore è progettato per avere la massima autosufficienza funzionale ed ottimizzare il rapporto tra il costo e le prestazioni in uno specifico settore di utilizzo.
- Contrariamente ai microprocessori che eseguono i programmi applicativi sfruttando dispositivi di memoria di massa o a memoria volatile, i microcontrollori eseguono il programma applicativo che è solitamente memorizzato sulla memoria ROM interna . La velocità del clock è generalmente più bassa rispetto al uP.



Tutto quello che in un sistema a microprocessore si trovava esterno all' unità centrale, nel microcontroller è "embedded", quindi integrato in un singolo package.

PRINCIPALI DIFFERENZE TRA μP e μC

microprocessore	microcontroller
il microprocessore ha bisogno di tutti i numerosi componenti esterni aggiuntivi per poter funzionare (memoria, oscillatore di clock, periferiche di ingresso/uscita ecc), richiedendo una certa superficie per la realizzazione di un sistema anche semplice ed un costo sensibile	Il microcontroller comprende in un solo elemento tutto quello che serve e può virtualmente funzionare praticamente senza elementi esterni; questo richiede il minimo di spazio e di costo
il microprocessore si può espandere sui bus in maniera virtualmente illimitata , permettendo di realizzare sistemi di alta complessità	il microcontroller non ha veri e propri bus esterni per espandersi , in quanto la sua funzione è il controllo di sistemi relativamente poco complessi
nei sistemi a microprocessore l'espandibilità consente di aggiungere memoria e periferiche a seconda delle necessità del sistema	il microcontroller non prevede, in genere, la possibilità di espandere memoria o periferiche ed il numero degli I/O e delle funzioni di controllo sul mondo esterno è forzatamente limitato al numero dei pin accessibili.



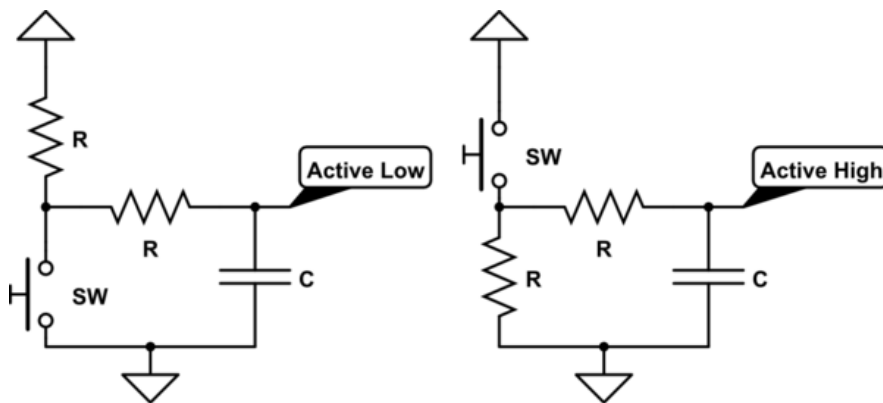
G.Mangiamele

Elementi principali di un microcontrollore :

- Unità di elaborazione: CPU e/o FPU
- Memoria di programma: ROM, FLASH
- Memoria dati: RAM
- Watch dog - Reset Automatico
- Porte di I/O e/o GPIO configurabili
- Gestione Interrupt
- Controller DMA
- Contatori e timer
- Moduli di comunicazione: USART, I2C, SPI, USB, Ethernet, IrDA, CAN, Bluetooth, Wi-Fi
- Interfacce analogiche o a tecnologia mista: ADC, DAC, PWM
- Interfacce di visualizzazione e controllo: (LCD, Touch screen, audio..)

I pin di un microcontrollore (GPIO) sono generalmente programmabili .
Se settati come ingressi possono essere di tipo digitale o collegati al convertitore AD presente all'interno .

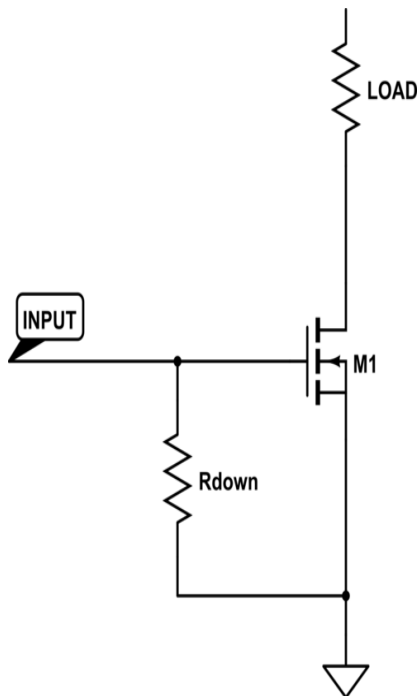
I pin di ingresso possono essere con ingresso asincrono per la gestione in modalità POLLING o come INTERRUPT (fall, raise o transition) per la gestione in modalità INTERRUZIONE . Una ulteriore programmazione permette il collegamento di un resistore interno di PULLUP o PULLDOWN .



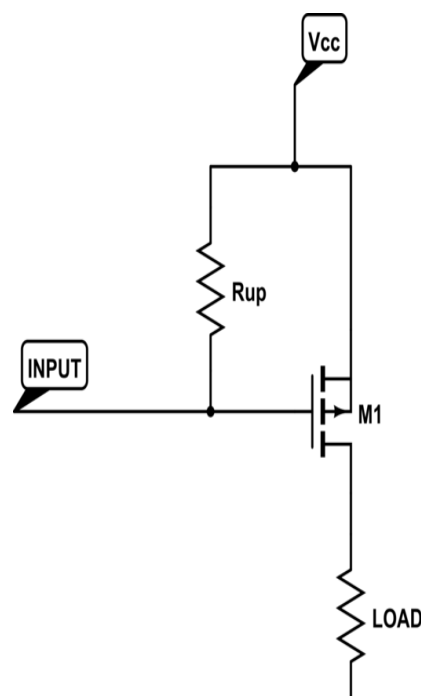
Se settati come Uscite , i PIN del Microcontrollore possono fornire un livello digitale (HIGH o LOW) oppure , se collegati ad un convertitore DA , un segnale ANALOGICO di tipo PWM.

Le tipologie di uscita:

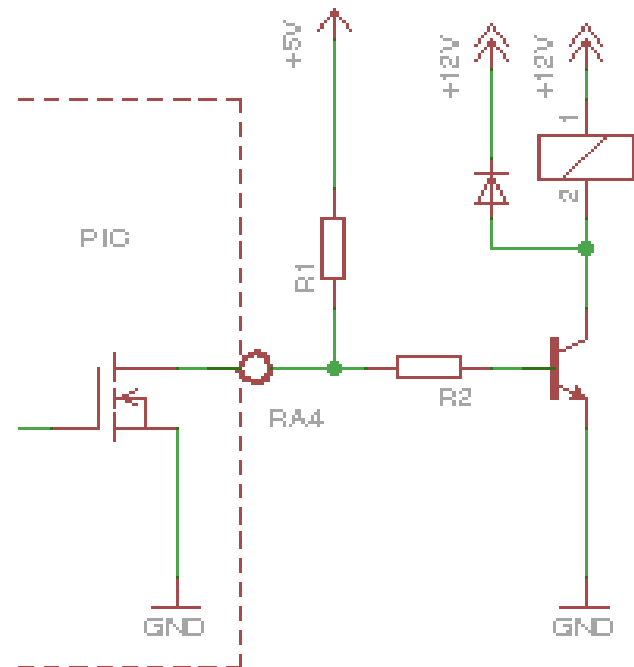
Pull Down



Pull UP



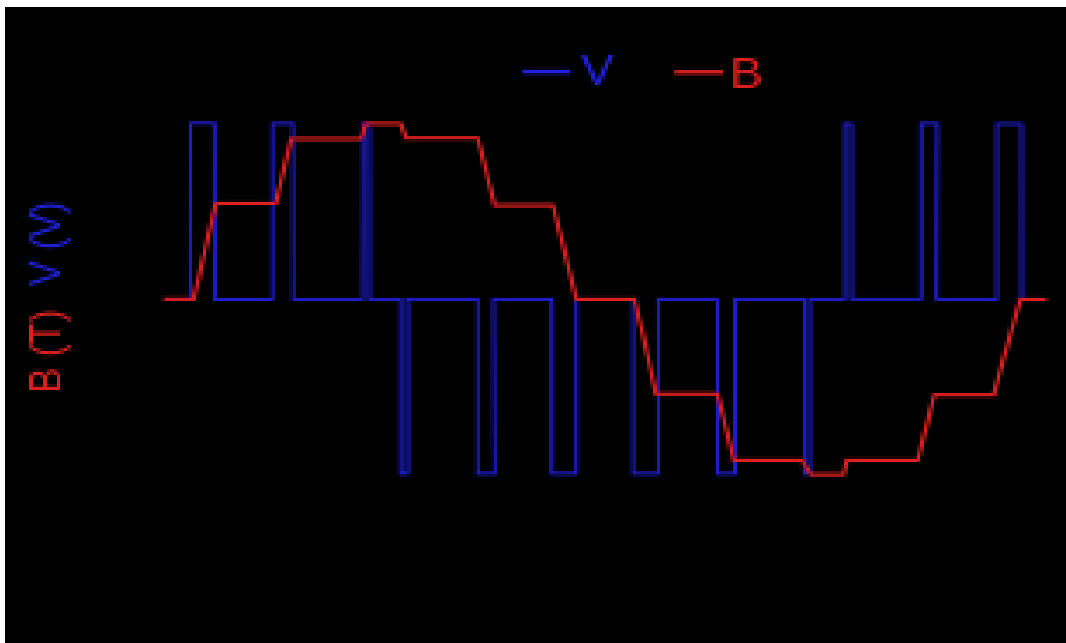
Pull up esterno per comando RELE'



Uscita OPEN Collector

Il PWM Pulse width modulation

La modulazione di larghezza di impulso, è un tipo di modulazione digitale che permette di ottenere una tensione media variabile dipendente dal rapporto tra la durata dell'impulso positivo e di quello negativo (duty-cycle), allo stesso modo è fondamentale utilizzato per protocolli di comunicazione in cui l'informazione è codificata sotto forma di durata nel tempo di ciascun impulso.



E' possibile attivare o inattivare un interruttore ad alta frequenza e allo stesso modo rilevare lo stato e il periodo di un impulso.

Altre Caratteristiche

- Basso costo (consente di sostituire più circuiti integrati tradizionali a costo nettamente inferiore - dai 30 c€ ai 20 €).
- Ampia scalabilità di prestazioni, di complessità (da 8 pin a 144 pin) e velocità (da 1 MHz a 200 MHz).
- Vasta gamma di dotazioni in periferiche e moduli specializzati.
- Ridotto numero di componenti esterni.
- Facilità di programmazione dovuta anche ai vari tools di sviluppo (spesso open-source)disponibili.
- Ampia (e spesso libera) disponibilità di librerie, codici di esempio e documentazione
- Possibilità e facilità di riprogrammazione (in-field e in-system).
- Grande flessibilità applicativa.
- Brevi tempi di introduzione sul mercato del prodotto finito.

Da wikipedia

I Microcontrollori serie **ARM**

Gran parte dei sistemi a microcontrollore attualmente adottati (Smartphone, sistemi di automazione e controllo, IoT...) dispongono di tecnologia ARM

ARM, acronimo di Acorn RISC Machine, o Advanced RISC Machine, è una famiglia dell'Architettura RISC (reduced instruction set computing) configurabili in vari ambienti applicativi . Sviluppato dalla Compagnia inglese ARM , viene fornito in licenza ad altre aziende che progettano i loro dispositivi sulla base di questa architettura compresi i sistemi systems-on-chips (SoC) e systems-on-modules (SoM) che incorporano memorie , interfacce, sistemi radio , moduli video , ecc....

La ARM sviluppa CORE che implementano tali set di istruzioni e che numerose aziende utilizzano per i loro prodotti . (ATMEL, ST Micro, BROADCOM.....)

Un sistema RISC richiede un numero di transistor minore rispetto alla tipica architettura CISC (x86) dei personal Computer .

Questo approccio riduce i costi e i consumi e viene ormai di gran lunga utilizzato nei sistemi portatili o nei futuri sistemi «wearable» .

ARCHITETTURA A 32 bit

La versione v7 ARMv7 , presente nel processore montato su Raspberry , definisce 3 “profili” di Architettura :

- A-profile, il profilo "Application" implementato sui cores a 32 bit nella serie CORTEX-A
- R-profile, il profilo "Real-time" implementato sulla serie dei cores Cortex-R
- M-profile, il profilo "Microcontroller" implementato in gran parte dei cores Cortex-M

L'architettura ARMv6-M è definita come subset del profilo ARMv7-M con un numero di istruzioni inferiore .

CPU modes

Eccetto l' M-profile, l'architettura ARM a 32 bit può funzionare nei diversi modi di CPU , dipendente dalle caratteristiche necessarie . La CPU può funzionare in un solo modo per volta , ma può passare da un modo all'altro anche in funzione di eventi esterni (Interrupts o eventi di programmazione)

Alcuni modi della CPU

- ☐ User mode: Il solo modo non privilegiato
- ☐ FIQ mode: Modo privilegiato il processore accetta un Fast interrupt request.
- ☐ IRQ mode: Modo Privilegiato : il processore accetta sempre l'interrupt in funzione del livello di IRQ.

Altri Modi di funzionamento privilegiati :

- Supervisor (svc) mode:
- Abort mode:.
- Undefined mode:
- Monitor mode
- Hyp mode
- Thread mode
- Handler mode

Instruction set

L'attuale architettura a 32-64 bit include le seguenti caratteristiche proprie dell'architettura RISC :

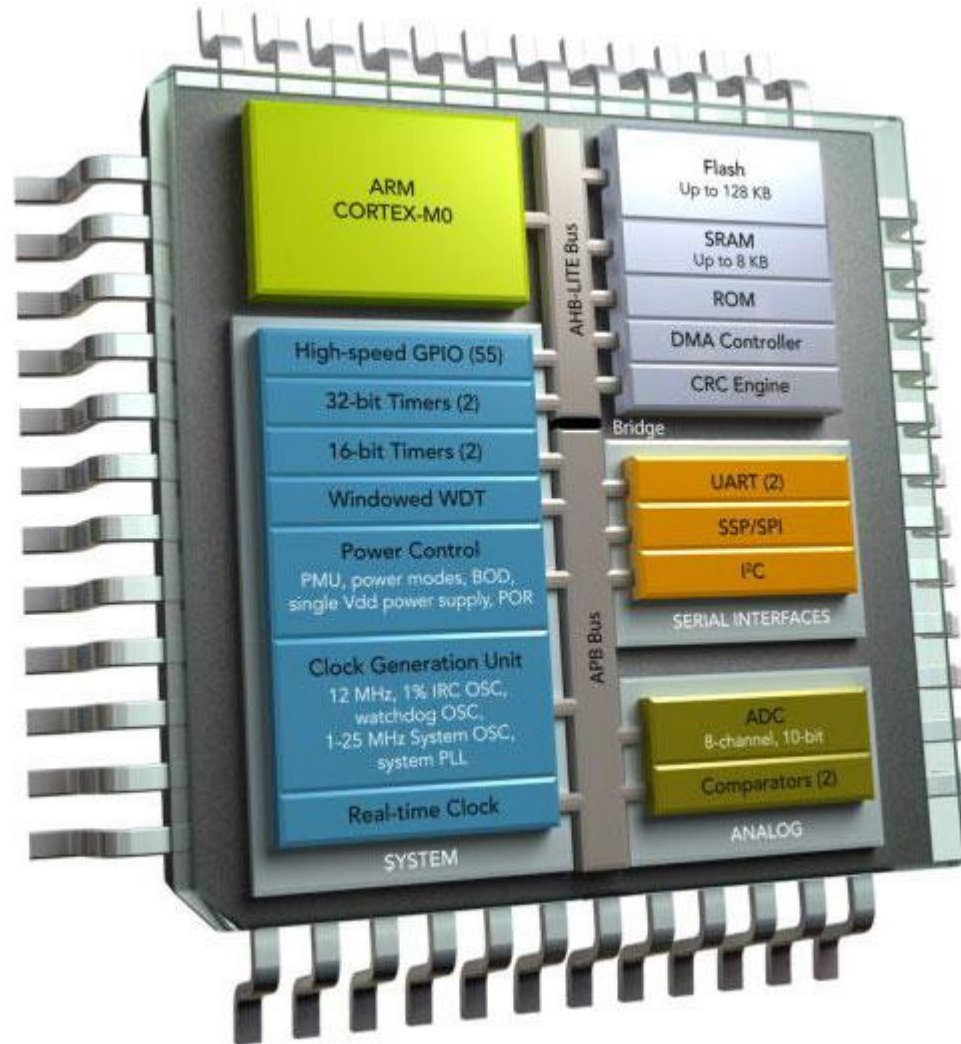
I registri sono a 16 , 32 e 64 bit

Per esempio :

SP Stack pointer è a 32 bit

PC Program Counter è a 64 bit

Microcontrollori ARM –Cortex M0



Il registro di stato (CPSR Current Program Status Register) ha i seguenti 32 bit

M (bits 0–4) is the processor mode bits.

T (bit 5) is the Thumb state bit.

F (bit 6) is the FIQ disable bit.

I (bit 7) is the IRQ disable bit.

A (bit 8) is the imprecise data abort disable bit.

E (bit 9) is the data endianness bit.

IT (bits 10–15 and 25–26) is the if-then state bits.

GE (bits 16–19) is the greater-than-or-equal-to bits.

DNM (bits 20–23) is the do not modify bits.

J (bit 24) is the Java state bit.

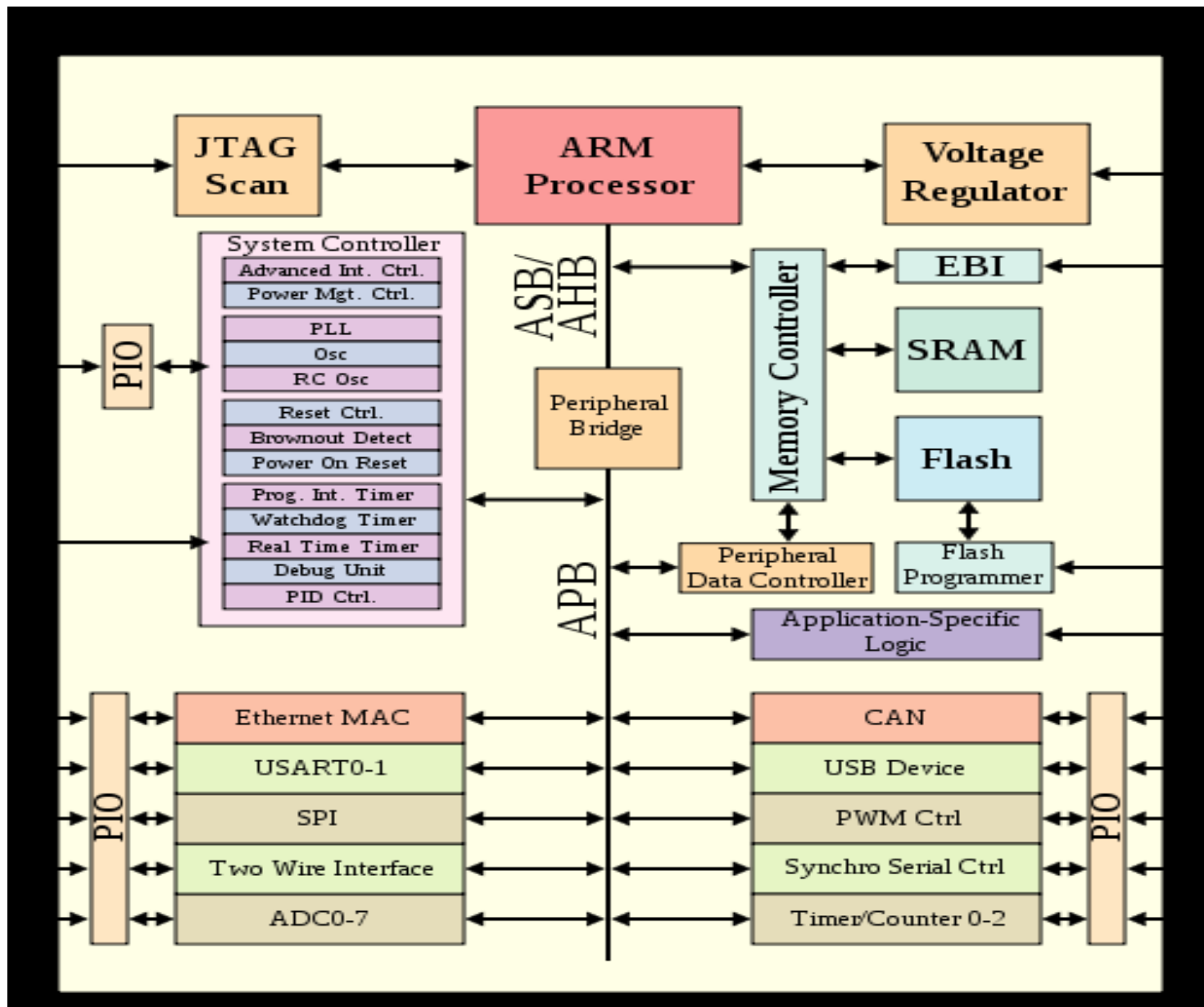
Q (bit 27) is the sticky overflow bit.

V (bit 28) is the overflow bit.

C (bit 29) is the carry/borrow/extend bit.

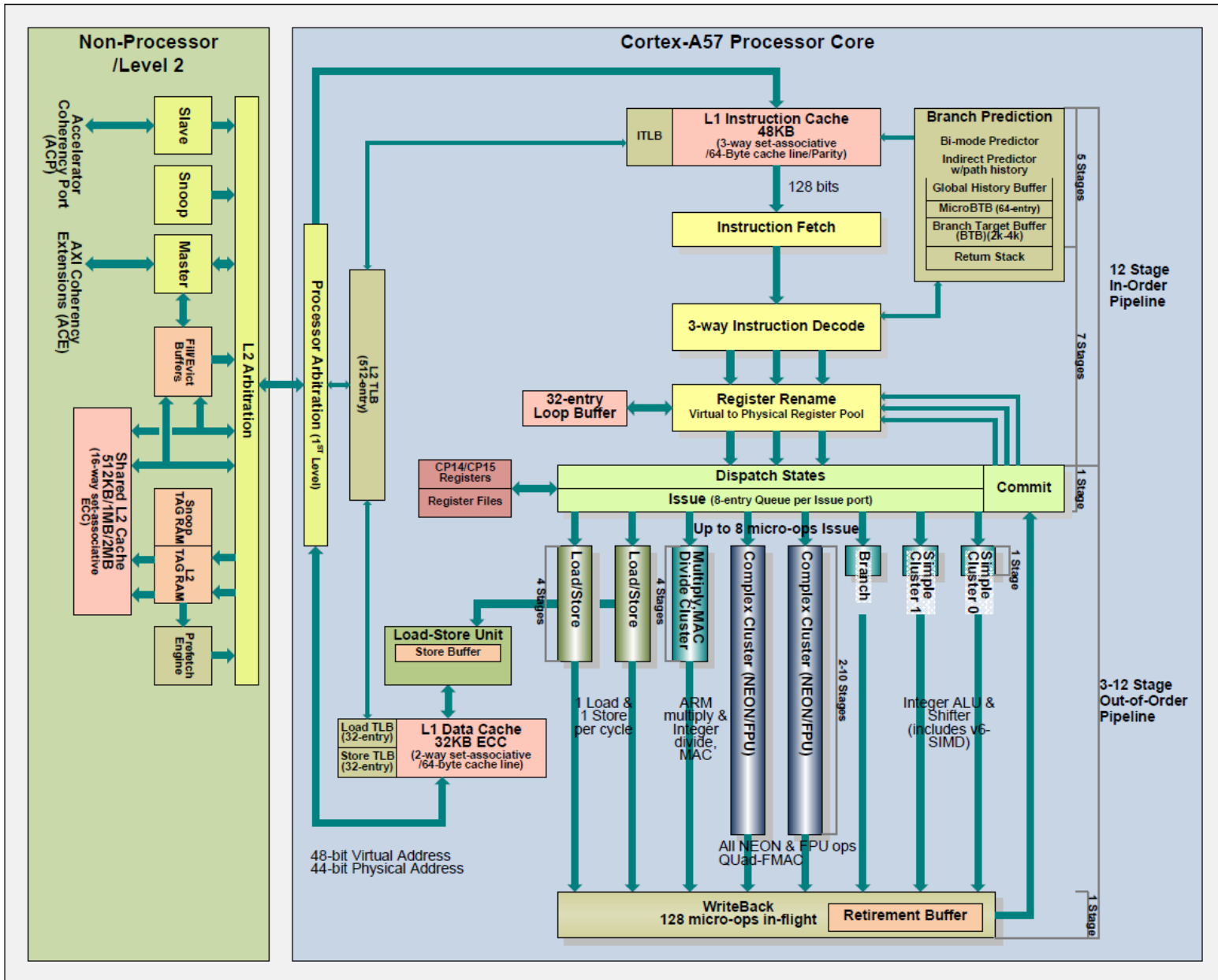
Z (bit 30) is the zero bit.

N (bit 31) is the negative/less than bit.



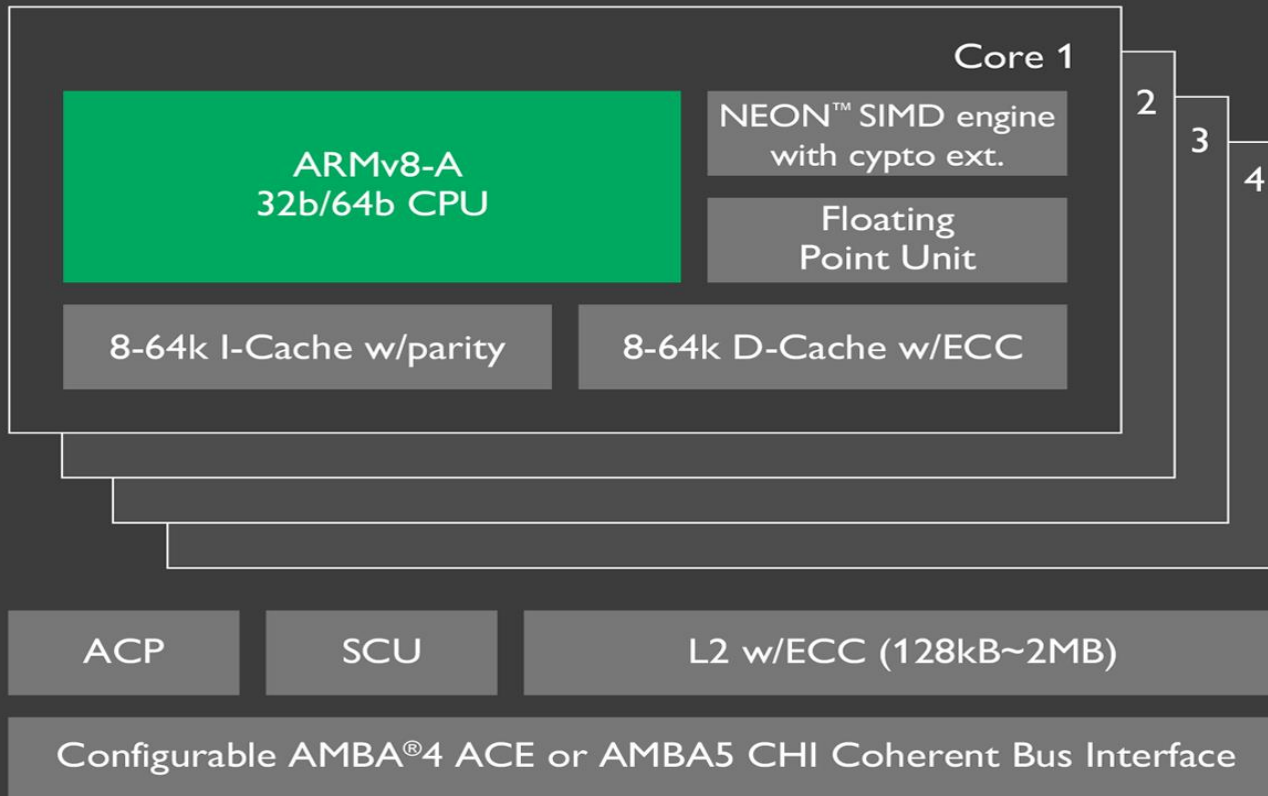
Architettura di un Microcontrollore con core in tecnologia ARM

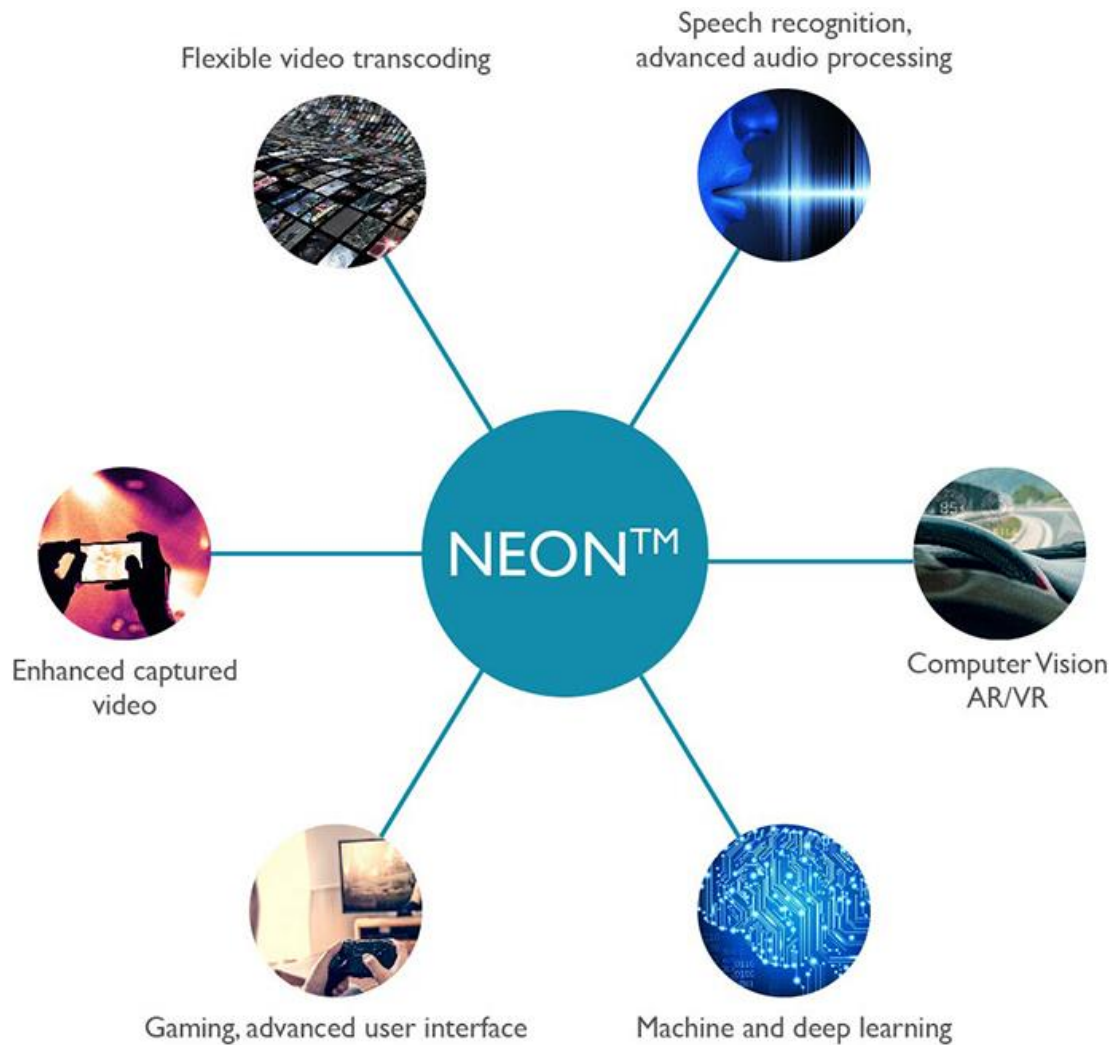
ARM Cortex-A57 Block Diagram



ARM Cortex[®]-A53

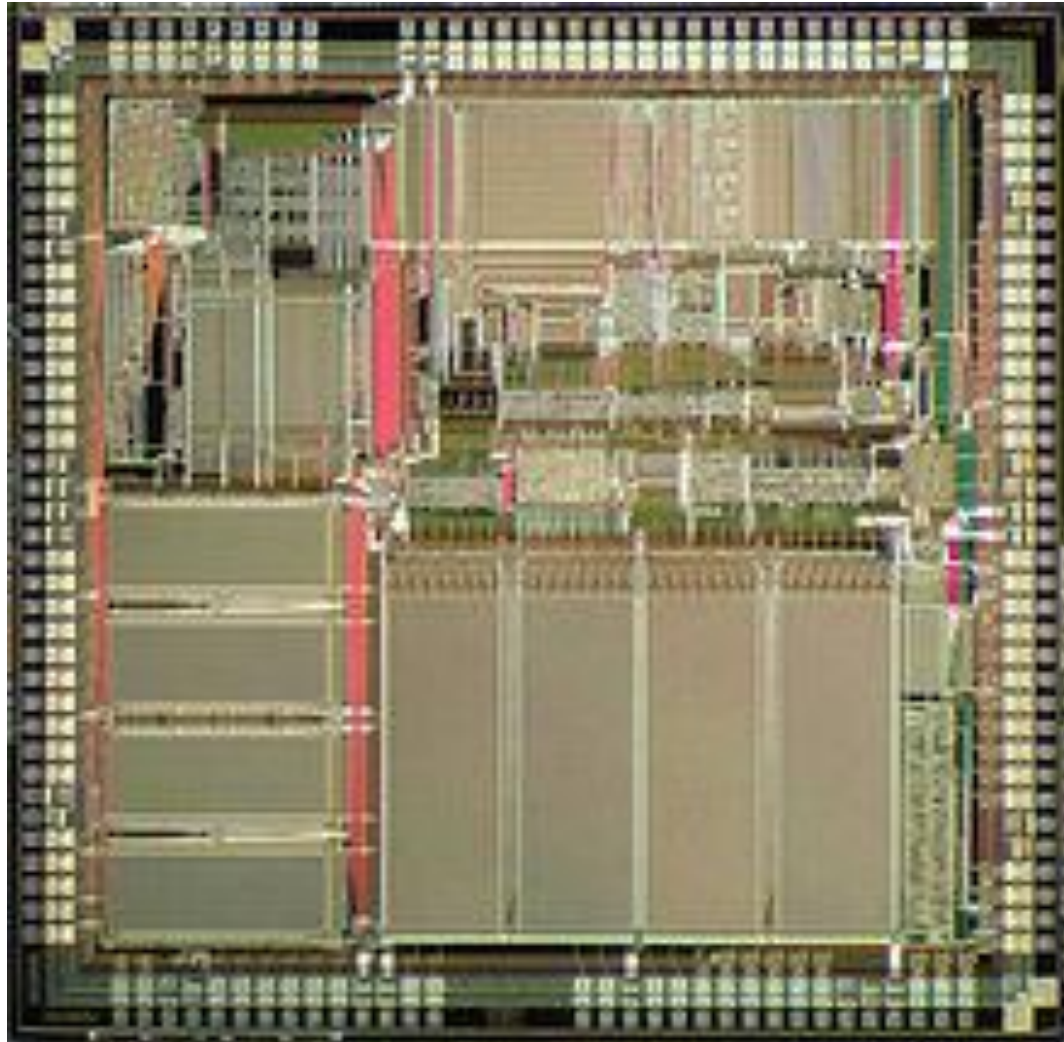
ARM CoreSight[™] Multicore Debug and Trace





Processore ARM CORTEX - Tecnologia NEON basata su architettura SIMD Acceleratore Multimediale

Microcontrollore ARM CORTEX - Diffusione Planare-epitassiale Ingrandimento 5000x

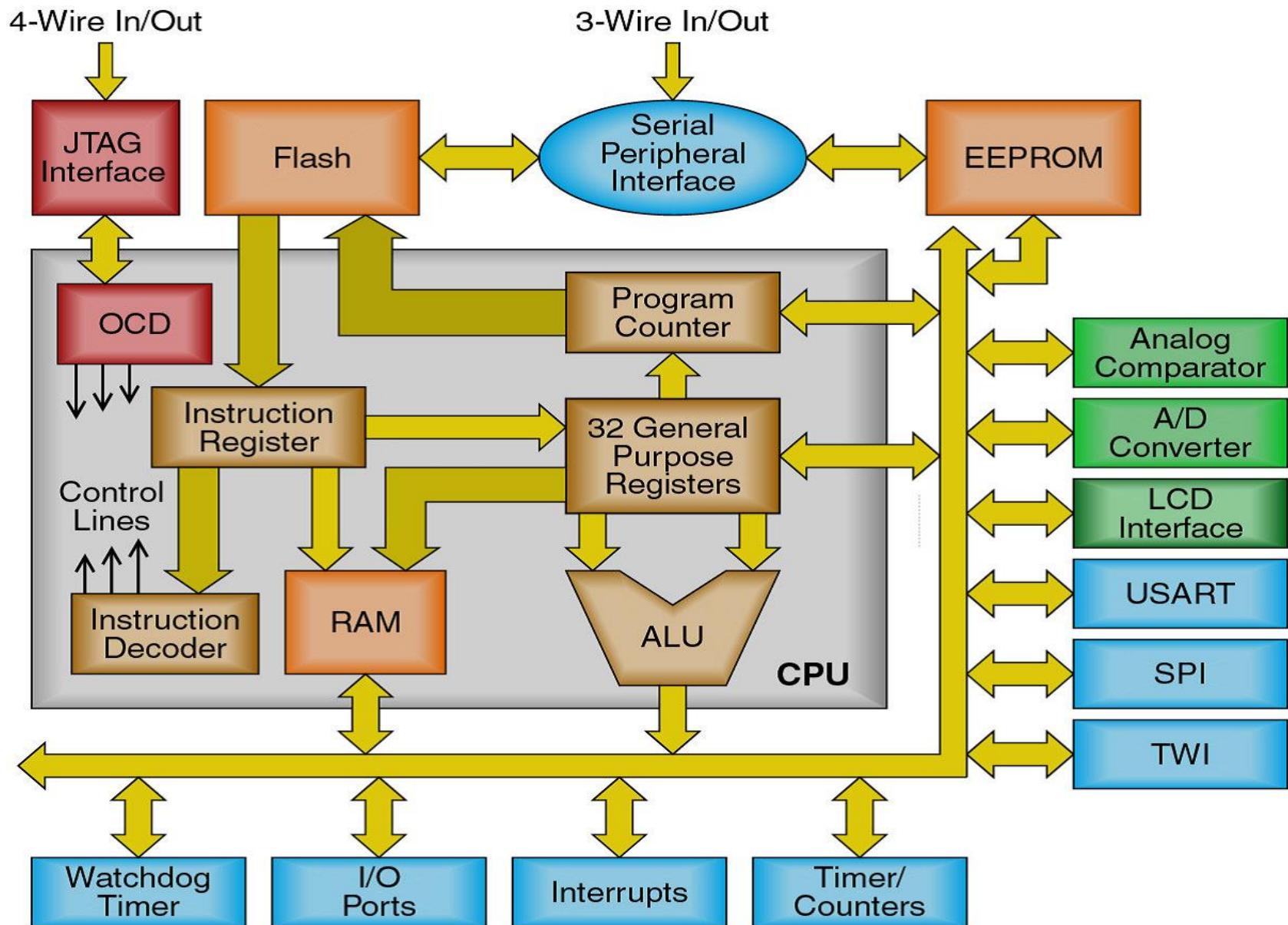


- **NEON** La tecnologia NEON è una combinazione di istruzioni a 64 e 128 bit **SIMD** (Single Instruction Multiple Data) per accelerare e standardizzare il trattamento e l'elaborazione di segnali multimediali MP3, MP4, Video CODEC , codec GSM AMR (Adaptative Multirate) . Si poggia su un set di istruzioni separato, registri indipendenti e esecuzione del codice separata. NEON permette di gestire fino a 16 operazioni contemporaneamente.
- La tecnologia **SIMD** viene utilizzata per l'esecuzione di operazioni vettoriali, operazioni che trattano molti dati con lo stesso programma.
- **ACP** (Accelerator Coherency Port) E' essenzialmente costituita da porta slave di tipo AXI a 64 bit che può essere collegata ad un DMA Engine o a un "non-cached coherent master".
- **SCU** (Snoop Control Unit) Connette uno dei 4 CORE Cortex-A5 al sistema di memoria attraverso l'interfaccia AXI

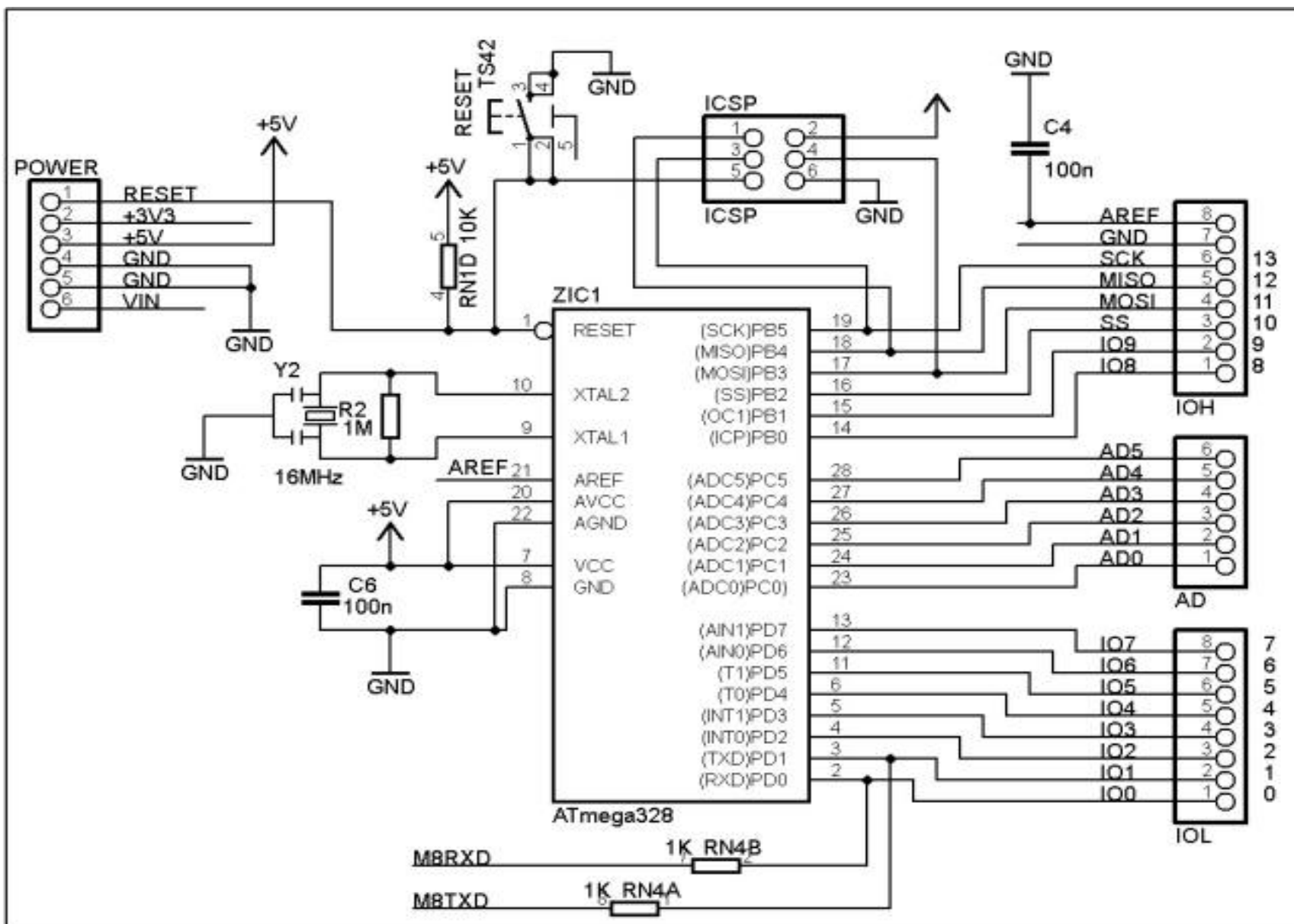
SCHEDA DI PROTOTIPAZIONE RAPIDA ARDUINO UNO

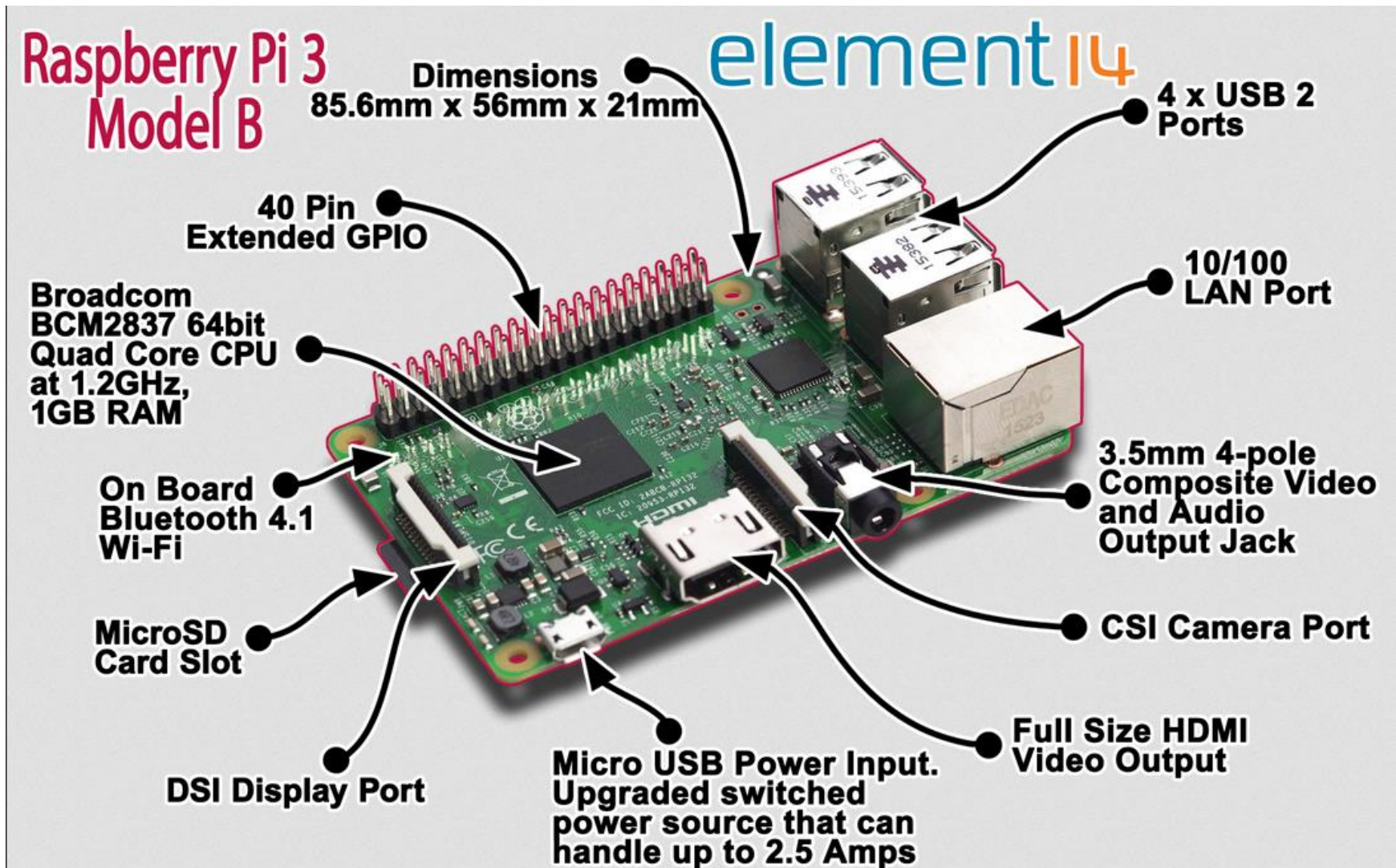


Microcontroller	Atmega328
Tensione di funzionamento	5V
Tensione in ingresso	7-12V (consigliata)
Tensione in ingresso	6-20V (limiti)
I / O digitali	14 (di cui 6 di fornire output PWM)
Ingressi analogici	6
Corrente continua per I / O Pin	40 mA
Di corrente per Pin 3,3 V CC	50 mA
Flash Memory	32 KB di cui 0,5 KB utilizzati dal bootloader
SRAM	2 KB
EEPROM	2 KB
Velocità di clock	16 MHz



ARCHITETTURA ATMEL ATMEGA328





Raspberry Pi 3 Model B

Specifications

Processor

Broadcom BCM2387 chipset.
1.2GHz Quad-Core ARM Cortex-A53
802.11 b/g/n Wireless LAN and Bluetooth 4.1 (Bluetooth Classic and LE)

GPU

Dual Core VideoCore IV® Multimedia Co-Processor. Provides Open GL ES 2.0, hardware-accelerated OpenVG, and 1080p30 H.264 high-profile decode.

Capable of 1Gpixel/s, 1.5Gtexel/s or 24GFLOPs with texture filtering and DMA infrastructure

Memory

1GB LPDDR2

Operating System

Boots from Micro SD card, running a version of the Linux operating system or Windows 10 IoT

Dimensions

85 x 56 x 17mm

Power

Micro USB socket 5V1, 2.5A

Connectors:

Ethernet

10/100 BaseT Ethernet socket

Video Output

HDMI (rev 1.3 & 1.4)
Composite RCA (PAL and NTSC)

Audio Output

Audio Output 3.5mm jack, HDMI
USB 4 x USB 2.0 Connector

GPIO Connector

40-pin 2.54 mm (100 mil) expansion header: 2x20 strip
Providing 27 GPIO pins as well as +3.3 V, +5 V and GND supply lines

Camera Connector

15-pin MIPI Camera Serial Interface (CSI-2)

Display Connector

Display Serial Interface (DSI) 15 way flat flex cable connector with two data lanes and a clock lane

Memory Card Slot

Push/pull Micro SDIO

Porta seriale:

E' disponibile una porta seriale sui **pin 8 (TXD)** e **pin 10 (RXD)**.

Questa porta permette di collegarsi al terminale unix.

Porta I2C:

Per collegare dispositivi come ad esempio **sensori di temperatura/umidità DHT22**

Interfaccia SPI:

Questa interfaccia permette di collegare per esempio schermi LCD Touchscreen o convertitori analogico/digitale (ADC)

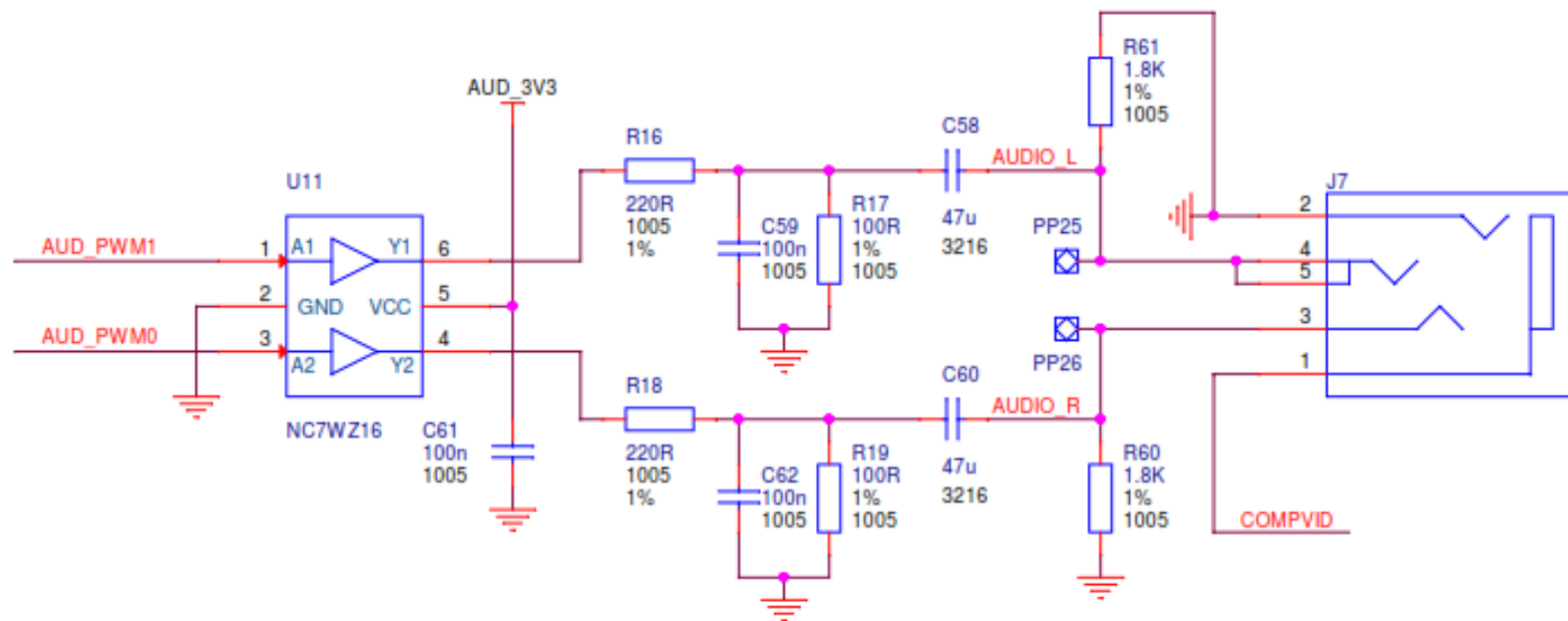
Interfaccia 1-Wire:

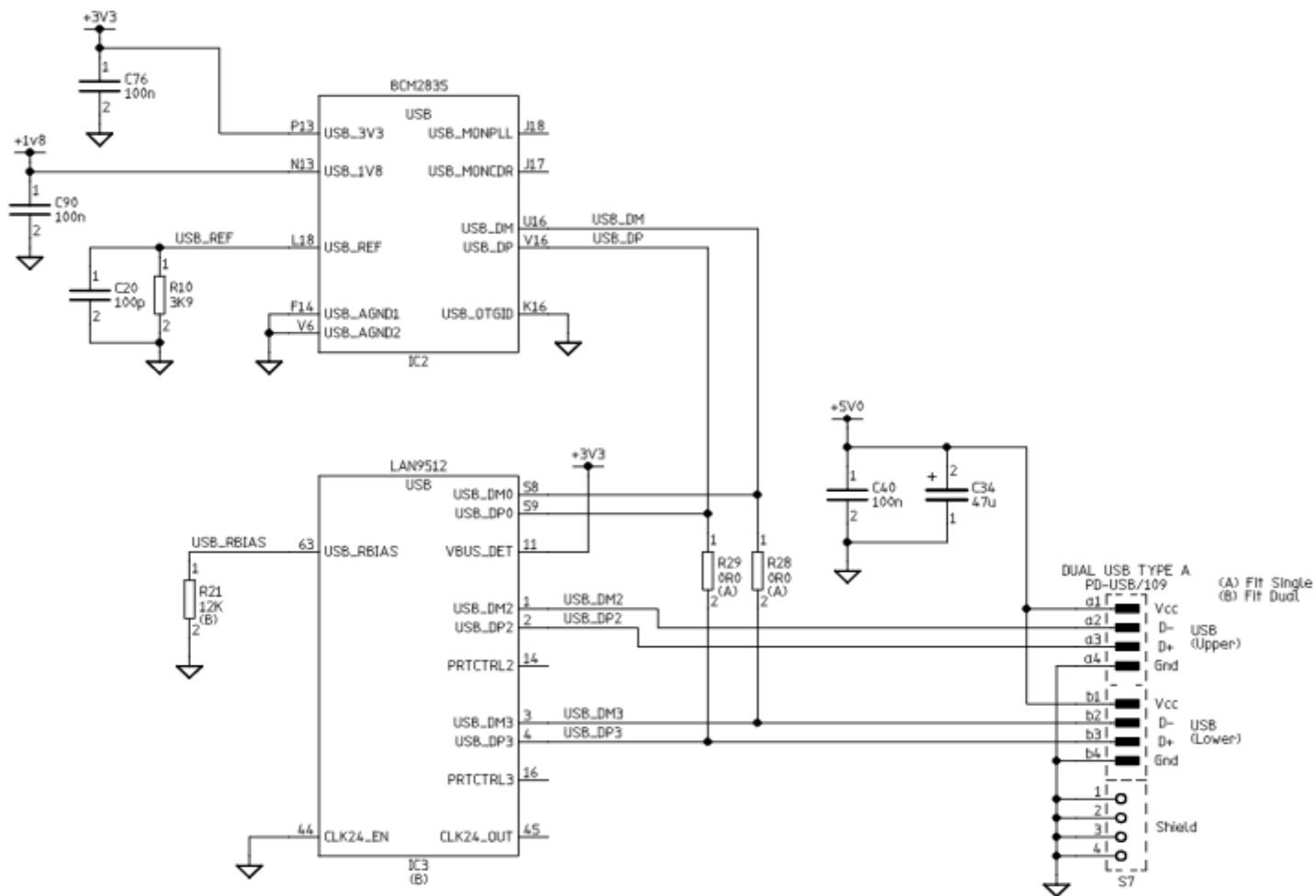
Permette di connettere più dispositivi in modo bidirezionale attraverso un solo filo (più quelli di alimentazione)

PWM:

Alcuni pin mettono a disposizione la modulazione di ampiezza di impulso (PWM).

Tale modulazione è molto utile per regolare la luminosità di un led o la velocità di un motore, ma può essere usato, per esempio, anche per gestire la posizione di un servomotore.



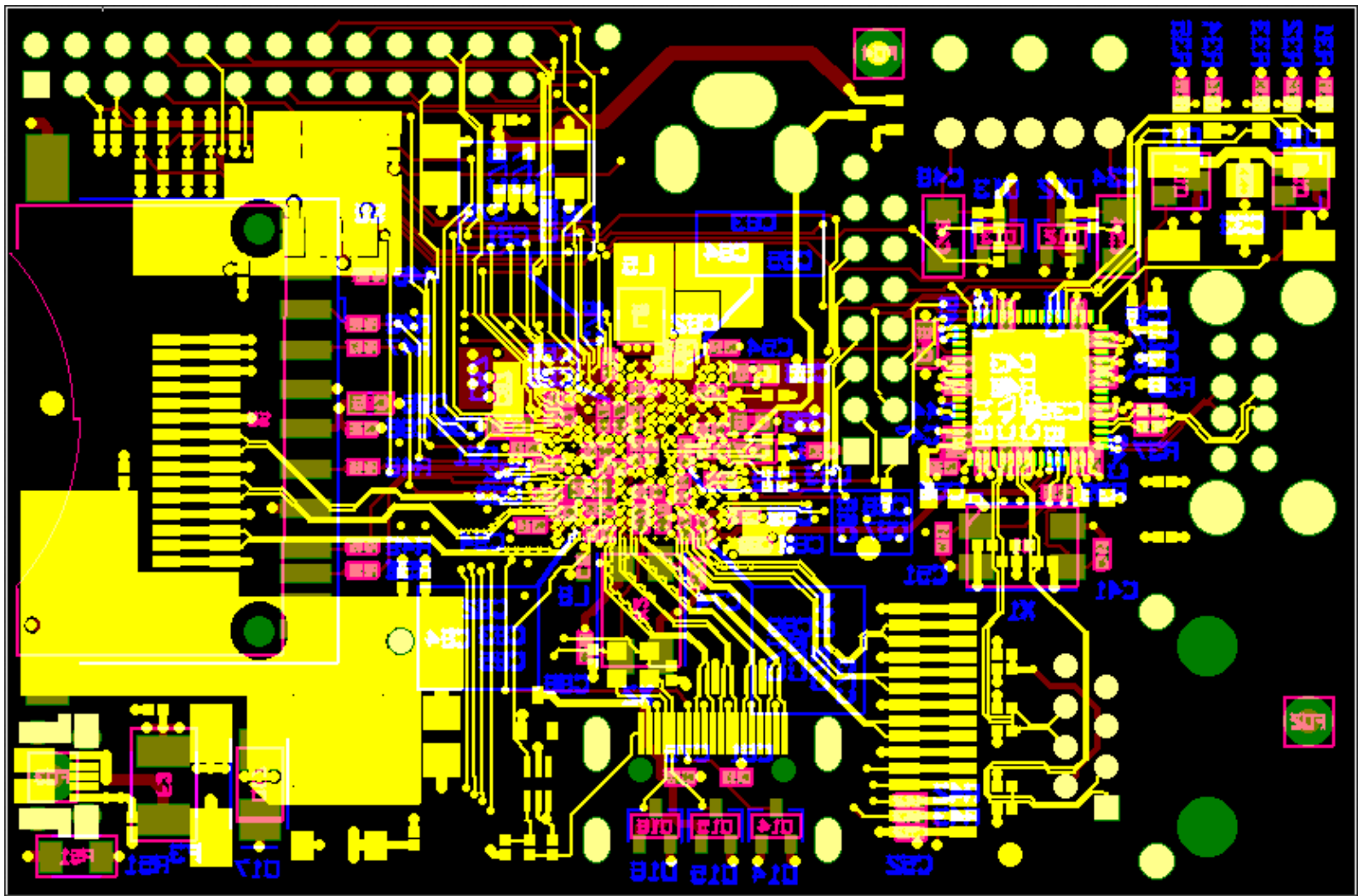


Piedinatura Porte I/O Pi 3

Raspberry Pi B+ 40 Pin

3.3V			1		2	5V	
I2C Data	GPIO 2	3		4	5V		
I2C Clock	GPIO 3	5		6	Gnd		
1-WIRE	GPIO 4	7		8	GPIO 14	UART0 TXD	
Gnd		9		10	GPIO 15	UART0 RXD	
	GPIO 17	11		12	GPIO 18	PWM0	
SD0 DAT3	GPIO 27	13		14	Gnd		
SD0 CLK	GPIO 22	15		16	GPIO 23	SD0 CMD	
3.3V		17		18	GPIO 24	SD0 DAT0	
SPI0 MOSI	GPIO 10	19		20	Gnd		
SPI0 MISO	GPIO 9	21		22	GPIO 25	SD0 DAT1	
SPI0 SCLK	GPIO 11	23		24	GPIO 8	SPI0 CE0	
Gnd		25		26	GPIO 7	SPI0 CE1	
EEPROM		27		28	EEPROM		
	GPIO 5	29		30	Gnd		
	GPIO 6	31		32	GPIO 12	PWM0	
PWM1	GPIO 13	33		34	Gnd		
PCM FS	GPIO 19	35		36	GPIO 16		
SD0 DAT2	GPIO 26	37		38	GPIO 20	PCM DIN	
Gnd		39		40	GPIO 21	PCM DOUT	

Raspberry Pi, Pi2 e Pi3



File gerber Scheda PI 3

Il **PROTOCOLLO SPI** (Serial Peripheral Interface) è un bus di comunicazione di tipo seriale sincrono sviluppato da Motorola .
Viene utilizzato per comunicazioni tra microcontrollori o tra microcontrollore e altri circuiti integrati .
La trasmissione è di tipo MASTER-SLAVE (Architettura Single Master / Multi Slaves)

Il MASTER :

- Controlla e gestisce il bus, prendendone possesso così da evitare che altri dispositivi possano utilizzarlo mentre questo è occupato.
- Genera e setta il segnale di clock (La frequenza di clock varia da valori statici ai valori definiti dai vari dispositivi, anche fino a 50Mhz) .
- Decide quando iniziare e terminare la comunicazione, inviando i dati di scrittura/lettura al dispositivo slave

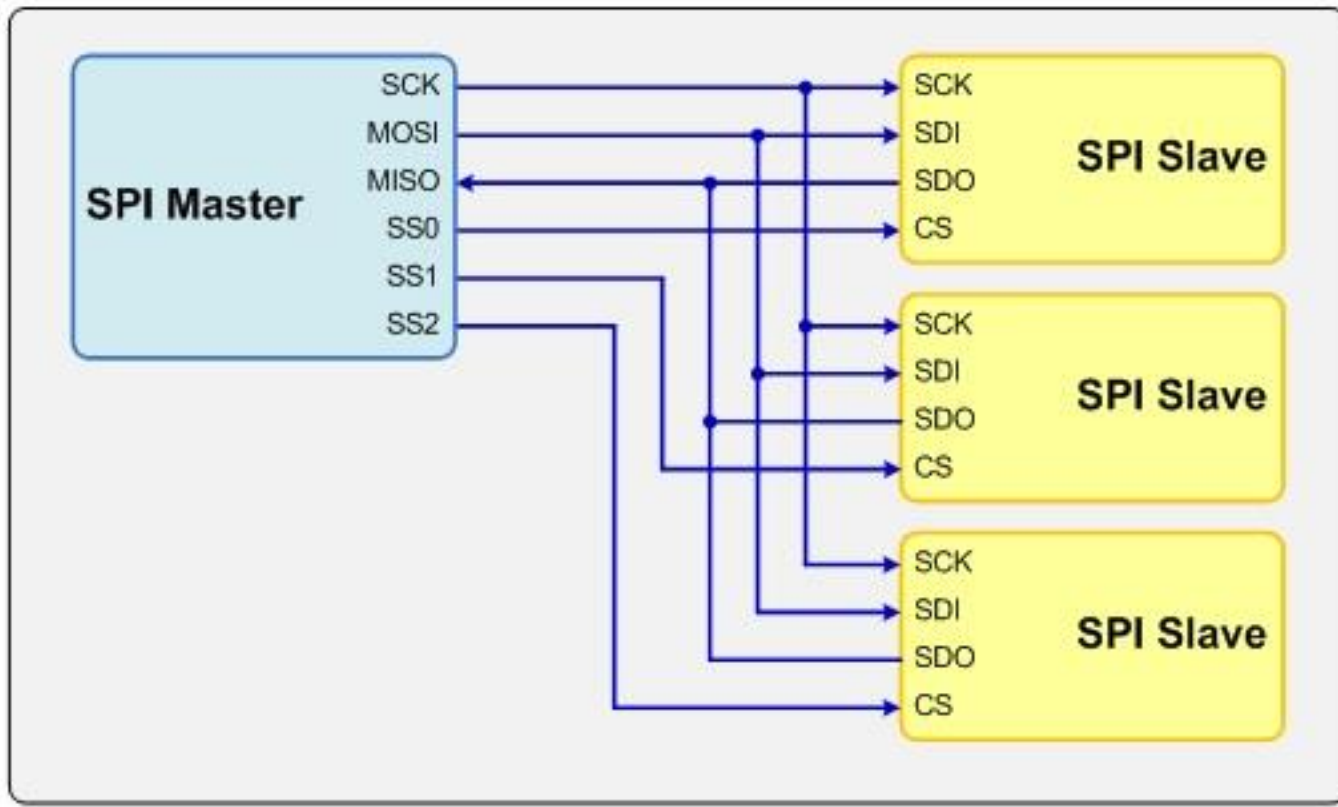
La velocità di scambio dati è funzione della frequenza di clock . Ad ogni impulso di clock viene trasmesso un bit .

Il bus SPI è di tipo «FULL DUPLEX»

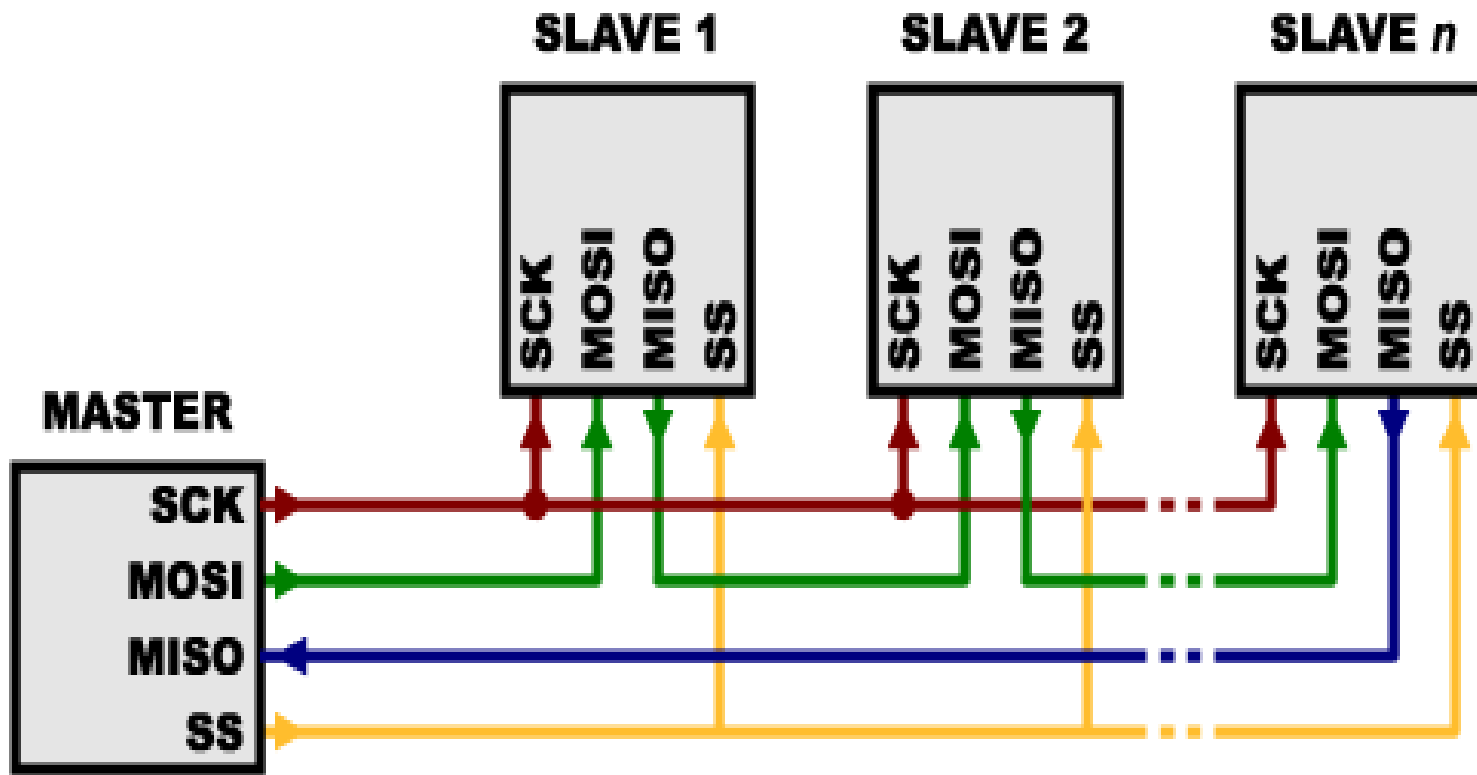
L'interfaccia SPI

Il BUS è a 4 fili più il collegamento Vref

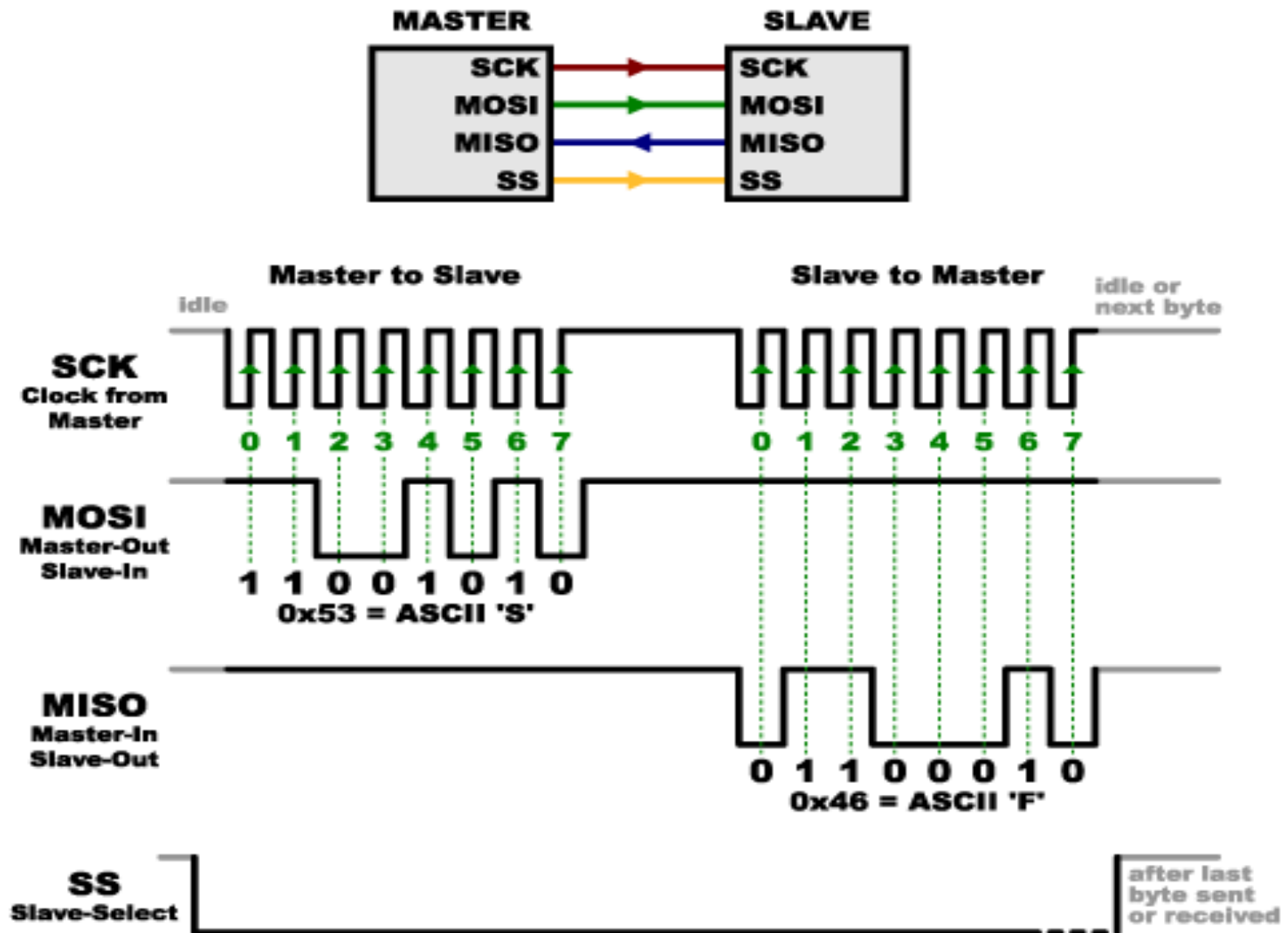
- **SCLK (SCK)** è il canale del clock, scandisce i tempi in cui master e slave possono trasmettere e ricevere i bit sul bus. Il canale è gestito dal master, che richiede di volta in volta, una “parola a 8 bit”; La comunicazione avviene a 1 o 2 byte
- **MOSI (SIMO)** è il canale di trasmissione del dato dal master allo slave (Master Output Slave Input)
- **MISO (SOMI)** è il canale di trasmissione del dato dallo Slave al Master (Master Input Slave Output)
- **CS (SS) CHIP SELECT** è il canale attraverso cui il master sceglie con quale dispositivo slave comunicare. ATTIVO BASSO .
- Tutte le periferiche Slave sono collegate agli stessi piedini SCK, MOSI e MISO , invece il segnale di CS per ciascun slave viene fornito da una porta settata come OUTPUT del microcontrollore , nella configurazione DAISY CHAIN è sufficiente una sola porta .



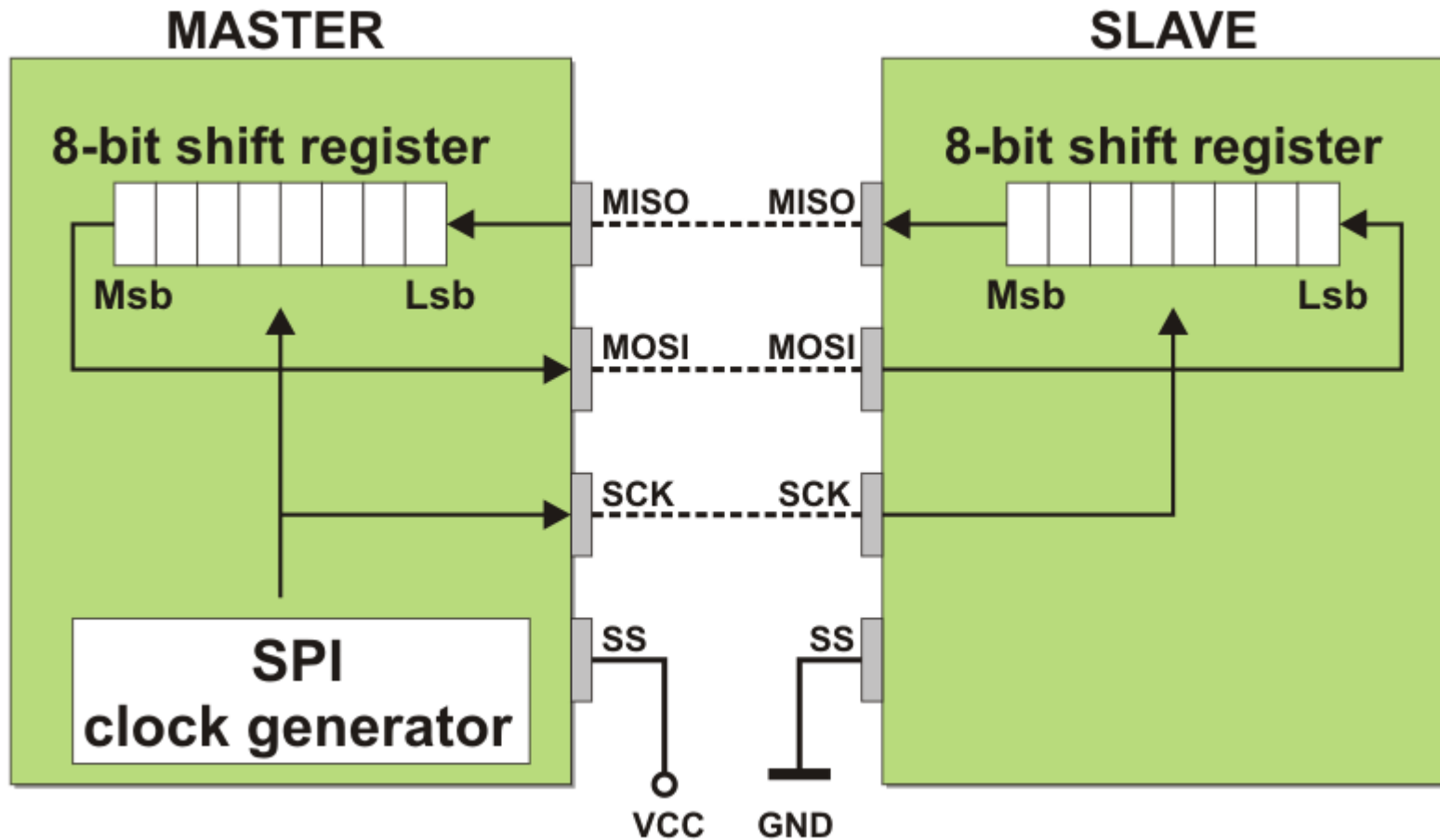
Il BUS SPI Architettura Single MASTER Multi SLAVE



Il BUS SPI Architettura Single MASTER Multi SLAVE «DAISY CHAIN»



Il BUS SPI Diagramma temporale di scambio dati



COMUNICAZIONE FULL DUPLEX TRA MASTER E SLAVE

La struttura ad «anello» permette una comunicazione Full Duplex
Generalmente viene inviato per primo il MSB che occupa la
posizione LSB dello SR del corrispondente . E' comunque possibile
configurare la direzione dei dati .

- A) Il dispositivo master manda «basso» CS per selezionare il
corrispondente slave
- B) Invia il segnale di clock su SCLK ;
- C) Ad ogni ciclo di clock avviene la comunicazione di un BIT sul
canale MOSI ;
- D) Il dispositivo slave riceverà il segnale di clock e il primo bit
sul canale MOSI, interpretandolo come l'inizio della
comunicazione. In contemporanea invierà un altro dato sul canale
MISO

Quindi ,si tratta di uno scambio di dati tra shift register, il cui clock è
sotto controllo esclusivo del Master.

Se lo Slave deve trasmettere dati, sarà compito del Master inviare il
clock necessario.

IL PROTOCOLLO I2C

Il protocollo di comunicazione I²C, scritto anche come I2C, è un protocollo di comunicazione **seriale sincrono (l'RS232 è un asincrono)**

creato da Philips che permette a molti dispositivi di scambiarsi dati fra loro utilizzando solo due fili, uno per i dati ed uno per sincronizzare la comunicazione.

Rispetto al protocollo SPI necessita di solo 2 fili (oltre a Vref e GND)

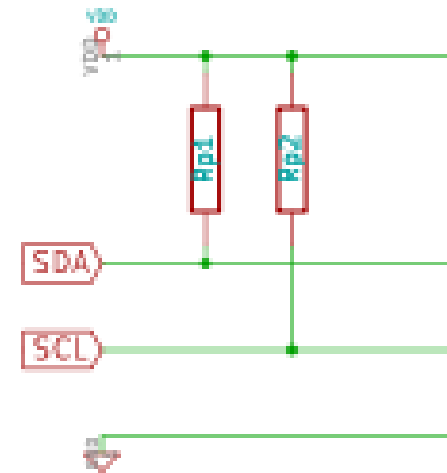
SCL Clock per la sincronizzazione della comunicazione

SDA Linea su cui transitano i dati

Realizzare un bus I²C è molto semplice, sono sufficienti due resistenze di pull-up collegate a Vref, una per ciascuno dei due segnali SDA ed SCL.

Lo standard per la velocità di clock del bus è di 10 KHz e di 100 KHz, ma si arriva anche a 3.4 MHz .

Possono essere collegati fino a 128 devices (7 bit) con tecnica Multi master / Multi Slave.



	SPI	I²C	Note
Topografia	master + slave	multi master + slave	Multi master possibile anche in SPI, ma fuori dallo standard e non semplice da implementare
Conduttori	3-4 (+n)	2	SPI richiede 1 conduttore in più per ogni chip select di periferica
Trasmissione	full duplex	half duplex	SPI usa linee separate per trasmissione e ricezione e consente clock di frequenza maggiore
Velocità di trasmissione	alta	medio-bassa	
Periferiche utili	limitate	molte	In SPI la quantità di Slave collegabili dipende dalla disponibilità di I/O per i chip select
Selezione delle periferiche	chip select	indirizzi	
Protocollo	semplice	complesso	I ² C utilizza pacchetti con priorità, sistemi di arbitraggio del bus, indirizzi di selezione delle periferiche, ecc.
Emulabile software	facilmente	non semplice	SPI non ha un protocollo vero e proprio e si presta bene al bit-banging di dati anche su microcontroller privi di moduli dedicati alla comunicazione sincrona
Gestione del clock	solo dal Master	da ogni dispositivo	La linea di clock di I ² C viene gestita dal dispositivo sul bus che sta trasmettendo. Questo richiede molta più precisione che non il sistema implementato da SPI.
Buffering delle linee	semplice	complesso	SPI ha linee mono direzionali. I ² C ha linee bi direzionali
Isolamento galvanico			

Da : www.microcontroller.it



Il display utilizzato nel progetto è un TFT risoluzione 320x240 pixel da 3,2 pollici (size ratio 4:3) .

Il collegamento verso il RASPBERRY è tramite protocollo SPI

Touch panel control chip XPT2046

Levels Index 65536

LED backlight

Touch resistivo a 4 fili

Features:

Supporta

- O.S. Raspian
- Codec Video MP4
- Touch Control Camera
- Soft Keyboard



Interface definition		
Pin No.	Symbol	Description
1, 17	3.3V	Power supply + (3.3V power input)
2, 4	5V	Power supply + (5V power input)
3, 5, 7, 8, 10, 22	NC	NC
6, 9, 14, 20, 25	GND	Ground
11	TP_IRQ	Touch Panel interrupt, low level while the Touch Panel detects touching
12	KEY1	Button
13	RST	Reset
15	LCD_RS	LCD command control, command / data register select
16	KEY2	Button
18	KEY3	Button
19	LCD_SI/TP_SCK	LCD display / touch panel SPI data input
21	TP_SO	Touch panel SPI data input
23	LCD_SCK/TP_SCK	LCD display / touch panel SPI clock signal
24	LCD_CS	LCD chip select signals, low-level selection LCD
26	TP_CS	Touch panel chip select signal, choose low touch panel

https://www.itead.cc/wiki/ITEAD_PN532_NFC_MODULE



Il Modulo è basato sul chip PN532 ed utilizza il protocollo NFC (Near field communication) con trasmissione a 13,56 Mhz . E' dotato di antenna ONBOARD.

Supporta I protocolli SPI , IIC e UART

Compatibile con gli standard ISO14443 Type A and Type B

	SET0	SET1
UART	L	L
SPI	L	H
IIC	H	L

Cos'è l' NFC

NFC, Near Field Communication (comunicazione in campo ravvicinato) è una tecnologia che permette lo scambio dati a meno di 10 cm, tra due apparecchi provvisti di questo dispositivo.

L'NFC funziona in tre modi diversi:

Emulazione di carta:

Pagamenti senza contanti; Gestione di buoni sconto o punti fedeltà nei negozi.

Lettura Tag (etichette elettroniche);

P2P (peer to peer).

Emulazione di carta

Il terminale mobile funziona come una scheda senza contatti. La scheda SIM del cellulare potrà essere utilizzata per "stoccare" informazioni cifrate e metterle in sicurezza.

Esempi di utilizzo:

Lettura Tag

Il cellulare equipaggiato con il NFC è capace di "leggere dei tag" (etichette elettroniche), per raccogliere informazioni pratiche, o per azionare un processo automatico sullo smartphone. applicazioni mobile come NFC Task Launcher, disponibile su Google Play.

Automatizzare un compito, come cambiare la suoneria del telefono, o accedere ad un'applicazione all'avvicinarsi del tag NFC.

P2P (peer to peer)

Questa modalità permette lo scambio di informazioni tra due apparecchi equipaggiati di NFC.

Esempi:

Uno scambio di foto tra un tablet e uno smartphone;

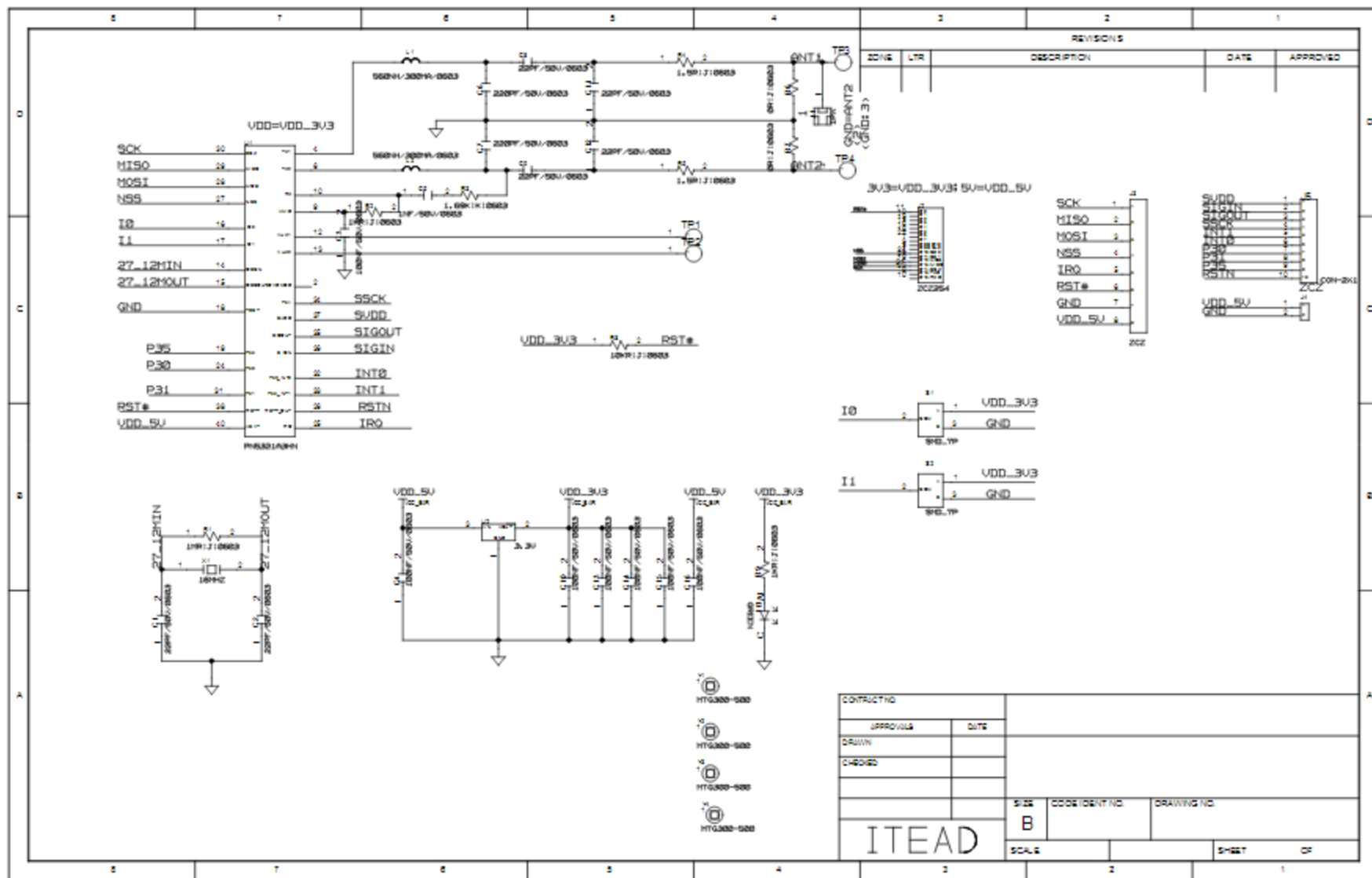
Aprire la portiera della propria macchina.

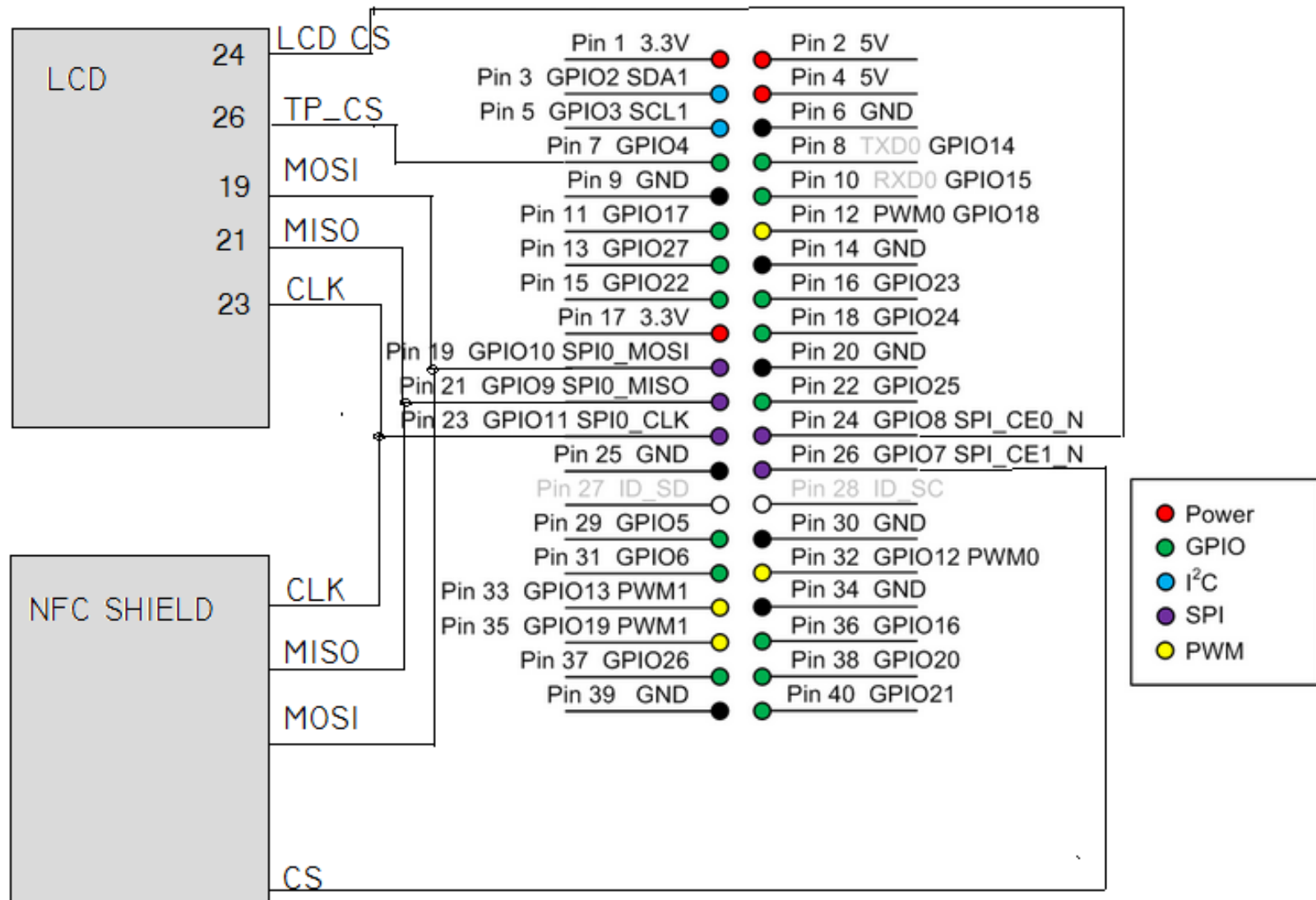
Sicurezza dati con NFC

Lo scambio dati tra due apparecchi equipaggiati con NFC è sicuro per due motivi:
Il rispetto delle norme (14443 e FeliCa) utilizzando algoritmi di cifratura e di riconoscimento;

La corta distanza di comunicazione tra gli apparecchi, che riduce fortemente il rischio di furto dati.

Rif. <http://it.ccm.net>





Interfaccia RPi 3 - LCD Display Modulo NFC

ING. G. Mangiamele

ENERTEC
RICERCA®

